

22 МІКРОПРОЦЕСОРНІ КОМПЛЕКТИ

22.1 Мікропроцесорні засоби

Мікропроцесорний комплект (МПК) – сукупність великих інтегральних схем (ВІС), сумісних за електричними, інформаційними та конструктивними параметрами і призначених для побудови електронно-обчислювальної апаратури і мікропроцесорних систем керування. Типовий склад МПК:

- ВІС МП (один чи кілька корпусів інтегральних схем);
- ВІС оперативних запам'ятовувальних пристроїв (ОЗП);
- ВІС постійних запам'ятовувальних пристроїв (ПЗП);
- інтерфейси або контролери зовнішніх пристроїв;
- службові ВІС (тактовий генератор, регістри, шинні формувачі, контролери шин, арбітри шин, тощо).

Мікропроцесорні комплекти класифікують за такими ознаками:

- галуззю застосування;
- призначенням;
- розрядністю даних;
- кількістю ВІС;
- типом архітектури;
- типом системи команд;
- кількістю ядер.

За галуззю застосування МПК поділяють на МПК електронно-обчислювальних систем (МП з архітектурою IA-32, IA-64, як-то Pentium 4, Itanium) та МП вбудованих систем керування (MCS51, AVR мікроконтролери).

За призначенням МПК поділяють на універсальні та спеціалізовані. **Універсальні МПК** – МПК загального призначення, які дають змогу розв'язати широкий клас задач – обчислення, обробки та керування. **Спеціалізовані МПК** призначені для розв'язання задач лише певного класу. До них належать сигнальні, медійні, мультимедійні МП, трансп'ютери.

Сигнальні процесори призначені для цифрової обробки сигналів у реальному масштабі часу (наприклад, фільтрації сигналів, обчислення згортки,

обчислення кореляційної функції, підсилення, обмеження і трансформації сигналу, пряме та зворотне перетворення Фур'є). До сигнальних процесорів належать процесори фірм Texas Instruments – TMS320C80, Analog Devices – Blackfin, SHARC, TigerSHARC, ADSP-21xx, Motorola – DSP560xx та DSP9600x.

Медійні і мультимедійні МПК призначені для обробки аудіо сигналів, графічної інформації, відео зображень, а також для розв'язання ряду задач у мультимедіа комп'ютерах, побутовій техніці.

Трансп'ютери призначені для масових паралельних обчислень і роботи у мультипроцесорних системах. Для них характерним є наявність внутрішньої пам'яті і вбудованого міжпроцесорного інтерфейсу, тобто каналів зв'язку з іншими ВІС МП.

За розрядністю даних виділяють 8 розрядні (i8080), 16-розрядні (i8086, i80286, i80386, i80486, Pentium) та 64-розрядні (Itanium, AMD64) процесори.

За кількістю ВІС у МПК розрізняють багатокристалльні МПК і однокристалльні мікроконтролери (ОМК). Багатокристалльні комплекти – це МПК з однокристалльними і секційними МП.

22.2 Пристрої керування зі схемною або програмною логікою

Для реалізації будь-якої команди необхідно на відповідні керуючі входи будь-якого пристрою комп'ютера подати певним чином розподілену в часі послідовність керуючих сигналів. Частина цифрового обчислювального пристрою, призначена для вироблення цієї послідовності, називається **пристроєм управління**.

Будь-яка дія, що виконується в операційному блоці, описується деякою **мікропрограмою** і реалізується за один або кілька тактів. Елементарна функціональна операція, яка виконується за один тактовий інтервал і приводиться в дію керуючим сигналом, називається **мікрооперацією**. Сукупність мікрооперацій, які виконуються в одному такті, називається **мікрокомандою**. Якщо всі такти повинні мати одну і ту ж довжину, а саме так і є під час роботи комп'ютера, то вона встановлюється за найтривалішою мікрооперацією. Мікрокоманди, призначені для виконання певної функціонально закінченої

послідовності дій, утворюють **мікропрограму**. Наприклад, мікропрограму утворює набір мікрокоманд для виконання команди множення.

Пристрій управління призначений для вироблення керуючих сигналів, під впливом яких відбувається перетворення інформації в арифметико-логічному пристрої, а також операції запису і читання інформації в(або з) запам'ятовуючого пристрою.

Пристрої управління поділяються на:

- пристрої управління з жорсткою, або схемної логікою;
- пристрої управління з програмованої логікою (мікропрограмні пристрої управління).

У **пристроях управління зі схемною логікою** для кожної команди, що задається кодом операції, будується набір комбінаційних схем, які в потрібних тактах виробляють необхідні керуючі сигнали.

У **мікропрограмних пристроях управління** кожній команді ставлять у відповідність сукупність збережених в спеціальній пам'яті слів – мікрокоманд. Кожна з мікрокоманд містить інформацію про мікроопераціях, що підлягають виконанню в даному такті, і вказівка, що це за слово повинно бути вибрано з пам'яті в наступному такті.

У першому випадку в процесі проектування підбирається деякий набір цифрових мікросхем (зазвичай малої і середньої ступені інтеграції) і визначається така схема з'єднання їхніх висновків, яка забезпечує необхідну функціонування (тобто функціонування пристрою визначається тим, які обрані мікросхеми і за якою схемою виконано з'єднання їх висновків). Пристрої, побудовані на такому принципі системної логіки, здатні забезпечувати найвищу швидкодію при заданому типі технології елементів. Недолік цього принципу побудови мікропрограмних пристроїв управління полягає в неможливості "перебудови" структури пристроїв і систем при необхідності зміни або розширення їх функціональних можливостей.

Ці обставини змушують звернутися до іншого підходу в проектуванні цифрових пристроїв, заснованого на використанні принципу програмованої логіки. Цей підхід передбачає побудову з використанням однієї або кількох ВІС

деякого універсального пристрою, в якому потрібне функціонування (тобто їх спеціалізація) забезпечується занесенням в пам'ять пристрою певної програми (або мікропрограми). В залежності від введеної програми таке універсальне керуючий пристрій здатне забезпечувати необхідну управління операційним пристроєм при вирішенні найрізноманітніших завдань. У цьому випадку число типів ВІС, необхідних для побудови керуючого пристрою, невелике, а потреба в ВІС кожного типу висока. Це забезпечує доцільність їх випуску промисловістю.

Слід мати на увазі, що найвищу швидкодію досягається в процесорах, в яких керуючий пристрій будується з використанням схемної логіки, а операційний пристрій виконується у вигляді пристрою, спеціалізованого для вирішення конкретного завдання.

Якщо в пристрої, побудованому на принципі схемної логіки, будь-яка зміна або розширення виконуваних функцій вимагає демонтаж пристрою і монтаж пристрою за новою схемою, то в разі мікропрограмних пристроях управління завдяки використанню принципу програмованої логіки така зміна досягається заміною в пам'яті програми, яка відповідає новим функціям. Така гнучкість використання разом з іншими перевагами ВІС (низькою вартістю, малими габаритами), а також висока точність перешкодозахищеність, характерні для цифрових методів, обумовили бурхливе впровадження мікропрограмних пристроїв управління в різних сферах виробництва, наукових дослідженнях та в побутовій техніці.

22.2.1 Пристрій управління схемного типу

Пристрій управління схемного типу (рис. 22.1) складається з:

- **датчика сигналів**, який виробляє послідовність імпульсів, рівномірно розподілене в часі за своїми шинам (рис. 22.2) (n – загальна кількість керуючих сигналів, необхідних для виконання будь-якої операції; m – кількість тактів, за яке виконується найдовша операція);

- **блоку управління операціями**, що здійснює вироблення керуючих сигналів, тобто комутацію сигналів, що надходять з датчика сигналів, у відповідному такті на потрібну керуючу шину;

- дешифратора коду операцій, який дешифрує код операції команди, яка присутня в даний момент в регістрі команд, і збуджує одну шину, що відповідає даній операції; цей сигнал використовується блоком управління операціями для вироблення потрібної послідовності керуючих сигналів.

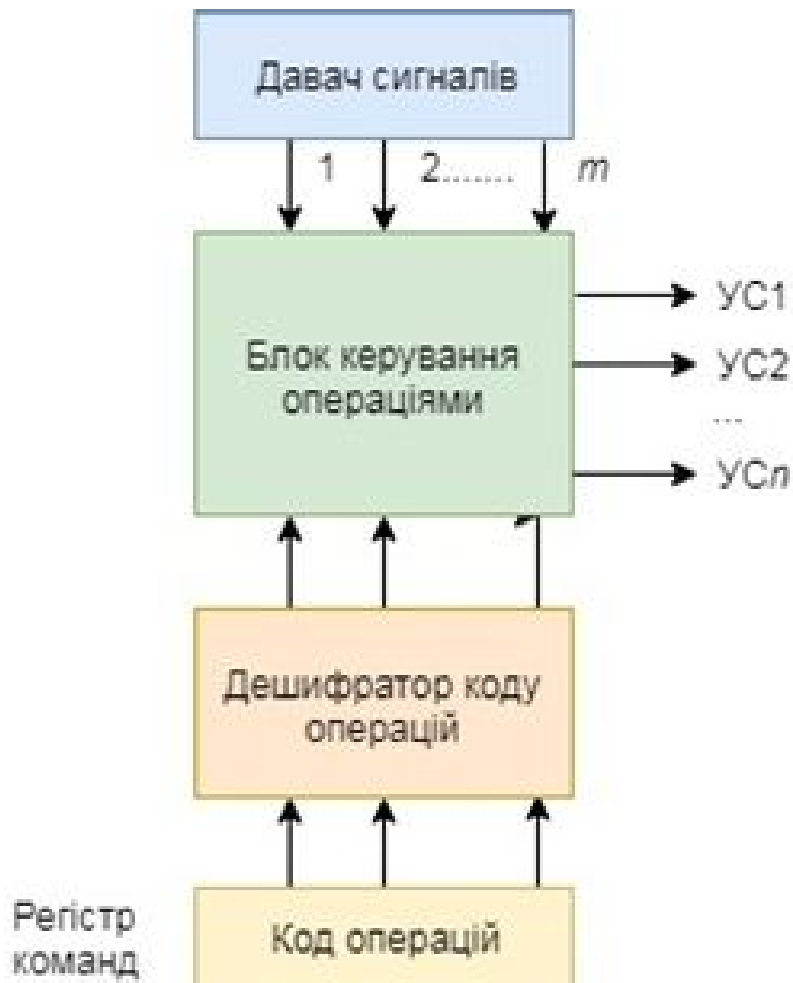


Рисунок 22.1 – Функціональна схема схемного пристрою управління

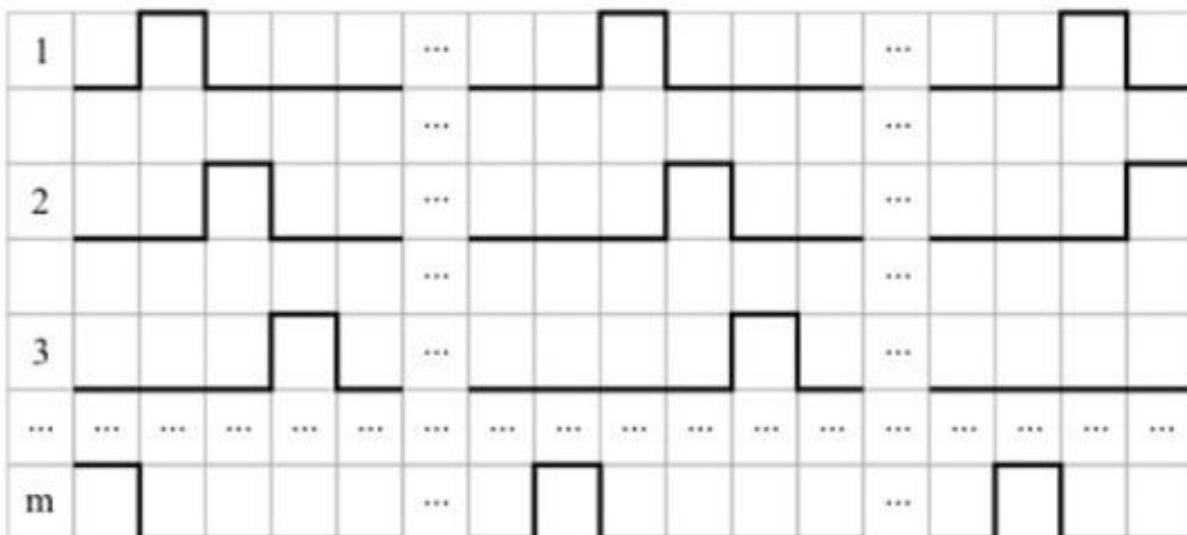


Рисунок 22.2 – Часова діаграма роботи датчика сигналів

Датчик сигналів зазвичай реалізується на основі лічильника з дешифратором або на регістрі зсуву.

22.2.2 Датчик сигналів на основі лічильника з дешифратором

Реалізація датчика сигналів на основі лічильника з дешифратором представлена на рис. 22.3. По задньому фронті кожного тактового імпульсу ТІ, що надходить на пристрій управління з системного генератора імпульсів, лічильник збільшує свої статки; виходи лічильника з'єднані з входами дешифратора, виходи якого і є виходами датчика сигналів (рис. 22.4).

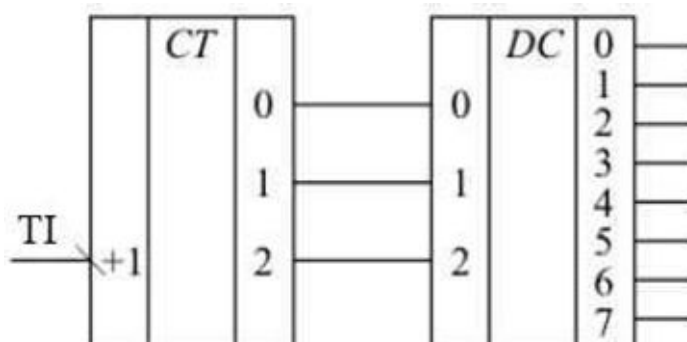


Рисунок 22.3 – Схема датчика сигналів на основі лічильника з дешифратором

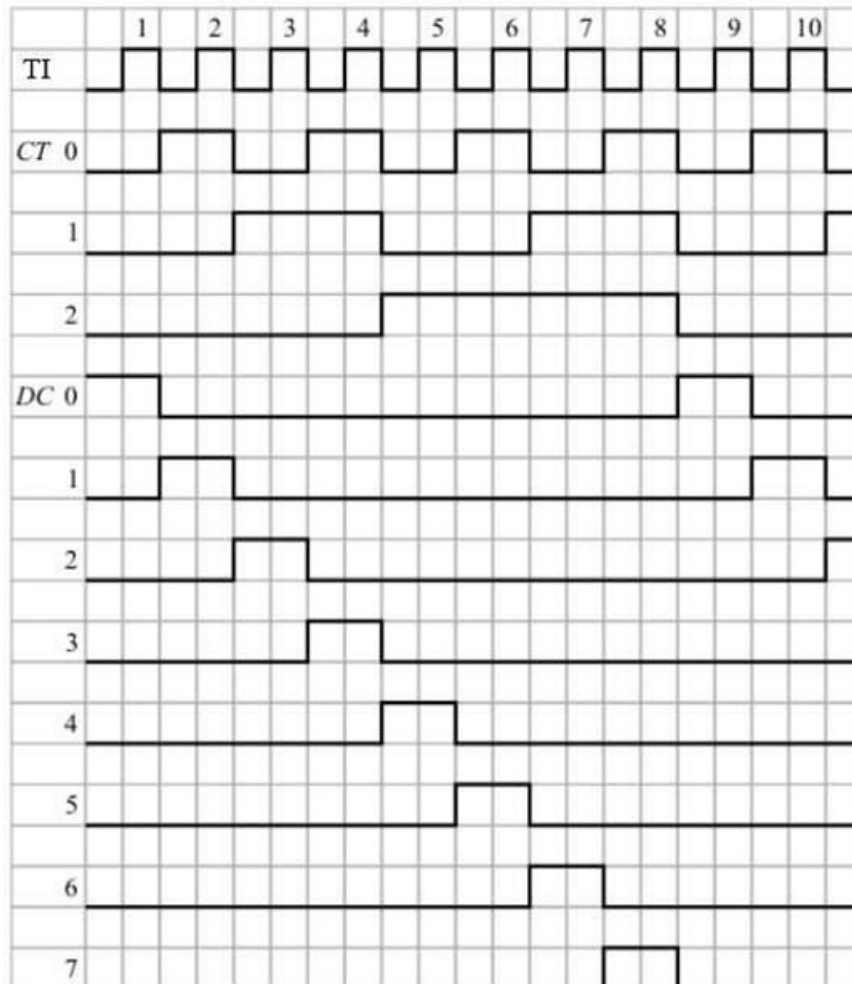


Рисунок 22.4 – Часова діаграма роботи датчика сигналів на основі лічильника з дешифратором

22.2.3 Датчик сигналів на регістрі зсуву

Проектування датчика сигналів на регістрі зсуву вимагає лише його "закільцьовання", тобто з'єднання виходу останнього розряду з входом, через який в регістр заноситься інформація при зсуві, і початкової установки (рис. 22.5). У початковому стані регістр містить "1" тільки в розряді 0. Входи паралельної завантаження регістра для його початкової установки і відповідний цій операції керуючий вхід регістра на схемі не показані.

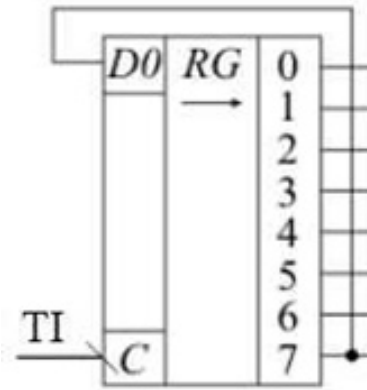


Рисунок 22.5 – Схема датчика сигналів на основі регістра зсуву

Часова діаграма роботи цієї схеми наведено на рис. 22.6.

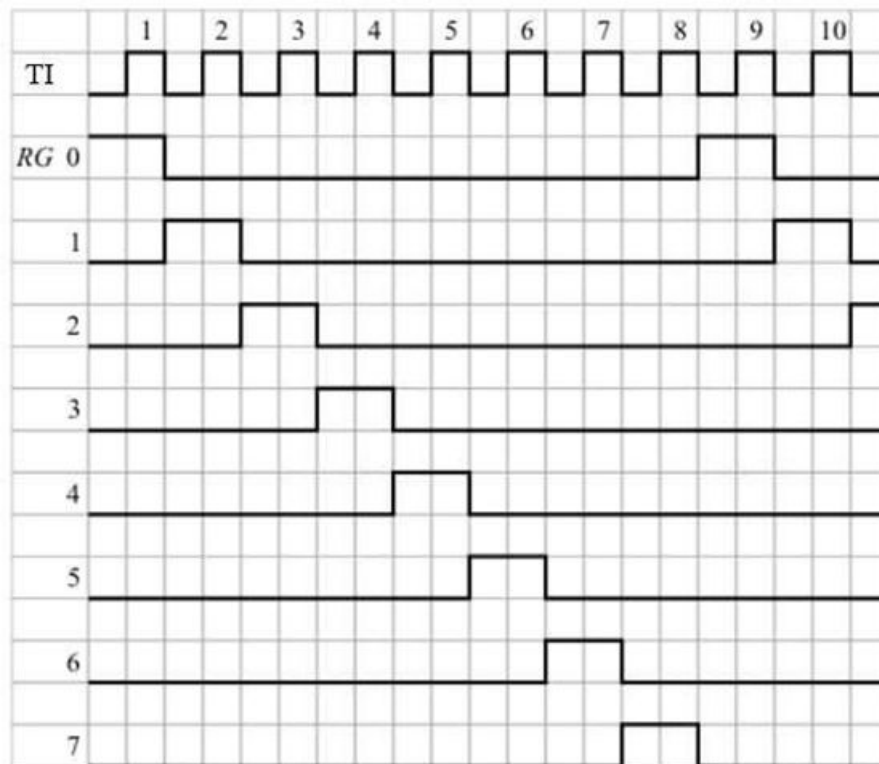


Рисунок 22.6 – Часова діаграма роботи датчика сигналів на основі регістра зсуву

Найбільш складною частиною схемного пристрою управління є блок управління операціями. Він являє собою нерегулярну схему, структура якої визначається системою команд і складом устаткування процесора. Такий пристрій управління може бути реалізовано у вигляді спеціалізованої інтегральної схеми.

22.2.4 Структурна схема мікропрограмного пристрою керування

Мікропрограмний пристрій управління представлено на рис. 22.7. Перетворювач адреси мікрокоманд перетворює код операції команди, яка присутня в даний момент в регістрі команд, в початковий адресу прошивки, що

реалізує дану операцію, а також визначає адресу наступної мікрокоманд виконуваної прошивки за значенням адресної частині поточної мікрокоманд.

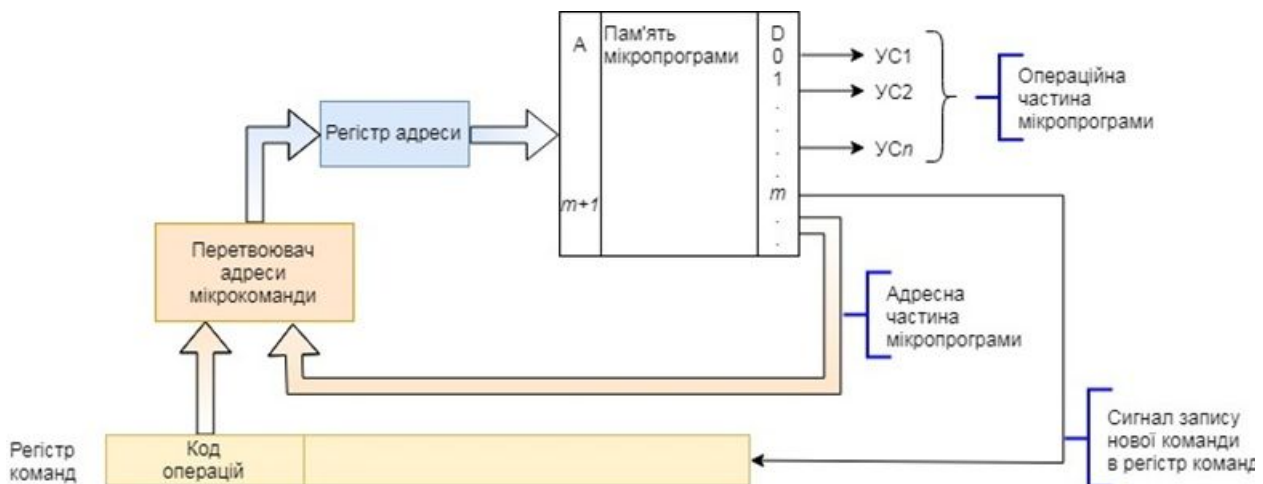


Рисунок 22.7 – Функціональна схема мікропрограмного пристрою керування (УС_і – управляючі сигнали, що виробляються пристроєм управління)

З аналізу структури і принципів роботи схемного і мікропрограмного пристроїв керування видно, що пристрій управління першого типу мають складну нерегулярну структуру, яка вимагає спеціальної розробки для кожної системи команд і повинна практично повністю перероблятися при будь-яких модифікаціях системи команд. У той же час воно має досить високу швидкодію, яке визначається швидкодією використовуваного елементного базису.

Пристрій управління, реалізоване за мікропрограмному принципом, може легко налаштуватися на можливі зміни в операційній частини ЕОМ. При цьому настройка багато в чому зводиться лише до заміни мікропрограмного пам'яті. Однак пристрою управління цього типу мають гірші часові показники в порівнянні з пристроями управління на жорсткій логіці.

Пристрої управління, побудовані на схемній логіці (рис. 22.8), історично з'явилися першими.

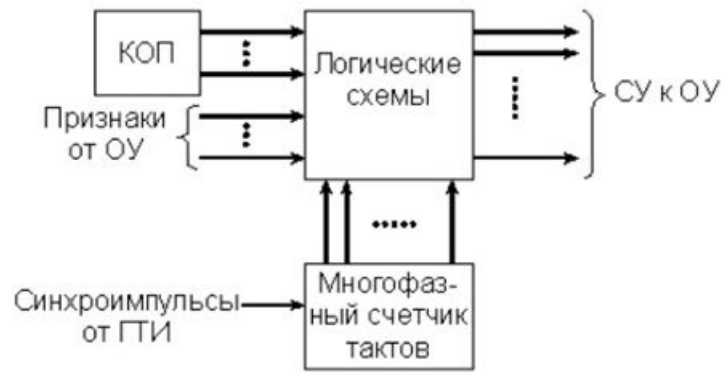


Рисунок 22.8 –Структура пристрою управління з схемною логікою

Основною перевагою таких пристроїв управління є їх швидкодія. Саме тому абсолютна більшість спеціалізованих процесорів, особливо призначених для обробки інформації в режимі реального часу, мають пристрої управління на схемній логіці. Під спеціалізованими розуміються процесори, призначені для виконання вузького набору спеціальних функцій (обробка сигналів радіолокаційних станцій, перетворення Фур'є, матричні операції, обробка сигналів в швидкісних лініях зв'язку і т.д.) з максимальною швидкістю.

Однак і в процесорах загального призначення з універсальними наборами команд пристроїв управління на схемній логіці також використовуються дуже широко, особливо для управління виконанням простих команд. Системи команд таких процесорів завжди фіксовані і не можуть бути змінені користувачем. Подібні пристрої управління іноді називають спеціалізованими.

Спеціалізовані пристрої управління формують незмінні послідовності сигналів управління (СУ).

Блок логічних схем складається з комбінаційних схем, регістрів, лічильників, дешифраторів та інших пристроїв, що виконують функції запам'ятовування поточного стану автомата, що визначає СУ, і формування наступного стану відповідно до вхідними ознаками.

Вбудоване в такому автоматі зберігається за рахунок системи жорстких зв'язків між вузлами пристрою управління. Для зміни прошивки потрібно демонтаж жорстких зв'язків і створення нової схеми.

Оптимальним вирішенням цієї проблеми стало побудова пристрої управління на програмованих логічних структурах з фіксованою топологією – ПЛМ і ПЛІС.

Ідея створення мікропрограмного пристрою управління виникла давно, в 1951 р. Але реалізувати її в повному обсязі вдалося порівняно недавно – з появою компактних пристроїв пам'яті на ВІС. Узагальнена структурна схема мікропрограмного пристрою управління зображена на рис. 22.9.

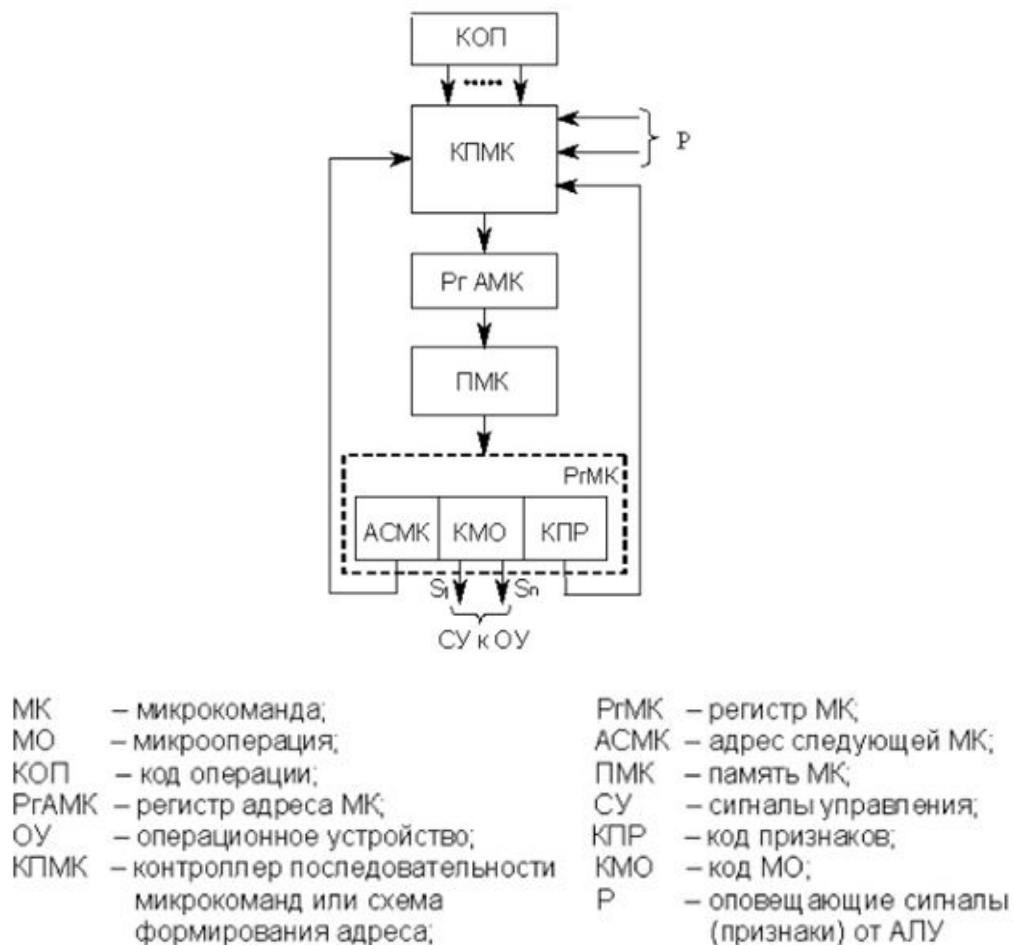


Рисунок 22.9 – Мікропрограмний пристрій управління

У загальному випадку мікрокоманда може задавати одну або кілька мікрооперацію. Мікропрограма зберігається в пам'яті мікрокоманд. Адреса мікрокоманди формується контролером послідовності мікрокоманд (або схема формування адреси) і запам'ятовується в реєстрі адреси мікрокоманд (РгАМК). Мікрокоманда зчитується з пам'яті в реєстр мікрокоманд (РгМК). Мікрокоманда, в загальному випадку, має три поля – адреса наступної мікрокоманди, код мікрооперації, код ознак.

В останню заносять ознаку розгалуження, яку необхідно аналізувати в КПК. Адреса першій МК визначає КОП, тобто відбувається виклик відповідної мікроподпрограми. АСК може вказуватися в МК явно або формуватися природним шляхом (при послідовній вибірці МК). Після видачі СУ на ОУ відбувається виконання МК, після чого цикл (вибірка-реалізація) повторюється.