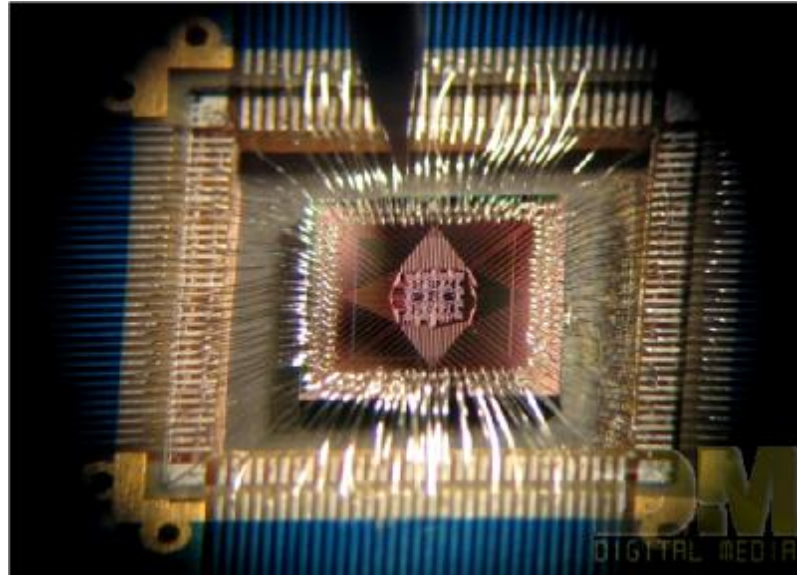


Будова та організація обчислень процесора

Питання, що розглядаються:

1. Поняття процесора
2. Функціональні блоки процесора
3. Робота процесора

Процесор



Центральний процесор (ЦП; CPU англ. *central processing unit*, дослівно **центральний обчислювальний пристрій**) - виконавець машинних інструкцій, частина апаратного забезпечення комп'ютера чи програмованого логічного контролера, що відповідає за виконання арифметичних операцій, заданих програмами операційної системи, і що координує роботу всіх пристроїв комп'ютера.

Етапи циклу виконання:

- 1.Процесор виставляє число, що зберігається в регістрі лічильника команд, на шину адреси, і віддає пам'яті команду читання;
- 2.Виставлене число є для пам'яті адресою; пам'ять, отримавши адресу і команду читання, виставляє вміст, що зберігається за цією адресою, на шину даних, і повідомляє про готовність;
- 3.Процесор отримує число з шини даних, інтерпретує його як команду (машинну інструкцію) зі своєї системи команд і виконує її;
- 4.Якщо остання команда не є командою переходу, процесор збільшує на одиницю (у припущенні, що довжина кожної команди дорівнює одиниці) число, що зберігається в лічильнику команд; в результаті там утворюється адреса наступної команди;
- 5.Знову виконується п. 1.

Даний цикл виконується незмінно, і саме він називається *процесом* (звідки і стала назва пристрою).

Під час процесу процесор прочитує послідовність команд, що містяться в пам'яті, і виконує їх. Така послідовність команд називається програмою і представляє алгоритм корисної роботи процесора. Черговість прочитування команд змінюється у випадку, якщо процесор прочитує команду переходу, тоді адреса наступної команди може бути іншою. Іншим прикладом зміни процесу може служити випадок отримання команди зупинки або перемикання в режим обробки апаратного переривання.

Команди центрального процесора є самим нижнім рівнем управління комп'ютером, тому виконання кожної команди неминуче і безумовно. Не проводиться ніякої перевірки на допустимість виконуваних дій, зокрема, не перевіряється можлива втрата даних. Щоб комп'ютер виконував тільки допустимі дії, команди мають бути відповідним чином організовані у вигляді необхідної програми.

Швидкість переходу від одного етапу циклу до іншого визначається тактовим генератором. Тактовий генератор виробляє імпульси, що служать ритмом для центрального процесора. Частота тактових імпульсів називається тактовою частотою.

В 1970 р. доктор Маршіан Едвард Хофф з командою інженерів із Intel сконструював перший мікропроцесор.

Мікропроцесор Intel 4004



Дата: 15 листопада 1971 року
Частота ЦП: 108 КГц— 740 КГц
Технологія виготовлення: 10 мкм
Набори інструкцій: 46 інструкцій
Роз єм: Dip16

Мікропроцесор — це є вузол, блок, що здійснює всю обробку інформації всередині мікропроцесорної системи.

Він виконує арифметичні функції (складання, множення і т.д.), логічні функції (зсув, порівняння, маскування кодів і т.д.), тимчасове зберігання кодів (у внутрішніх регістрах), пересилку кодів між вузлами мікропроцесорної системи й багато чого іншого.

До складу мікропроцесора Pentium звичайно входять наступні фізичні компоненти:

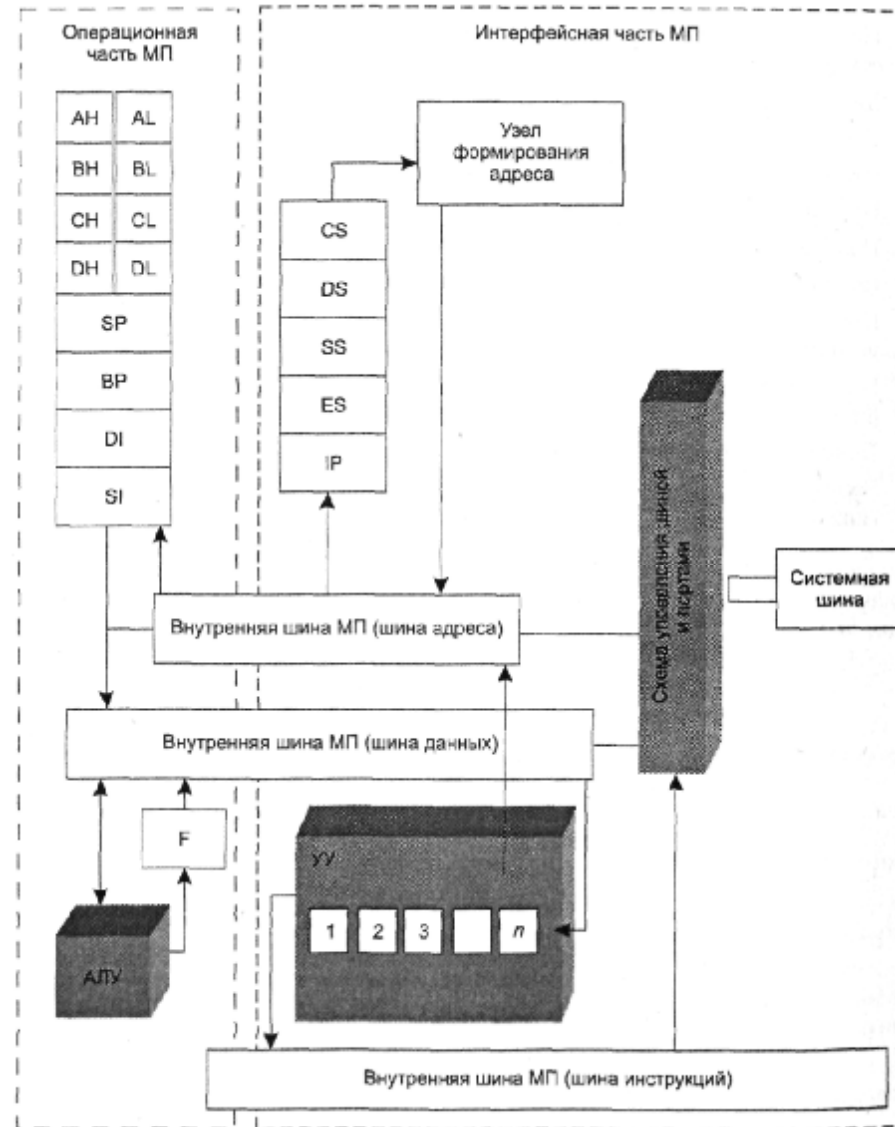
- Core - ядро МП;
- Execution Unit - виконуючий модуль;
- Integer ALU - АЛП для операцій з цілими числами (з фіксованою крапкою);
- Registers - регістри;
- Floating Point Unit - блок для роботи з числами з плаваючою крапкою;
- Primary Cache - кеш першого рівня, в тому числі кеш даних (Data Cache) і кеш команд (Code Cache);
- Instruction Decode and Prefetch Unit і Branch Predictor - блоки декодування інструкцій, попереднього їх виконання і прогнозування розгалужень;
- Bus Interface - інтерфейсні шини, у тому числі 64 - і 32-бітова, і вихід на системну шину до оперативної пам'яті.

Принципово процесори функціонально складаються з двох частин:

- операційну частину, яка складалася з пристроєм керування (ПК), арифметико-логічного пристроєм (АЛП) і мікропроцесорної пам'яті (МПП) (за винятком декількох адресних регістрів);
- інтерфейсну частину, яка складалася з адресних регістрів МПП; блоку регістрів команд - регістри пам'яті для зберігання кодів команд, які виконуються в найближчі такти; схеми керування шиною і портами.

Обидві частини МП працюють паралельно, причому інтерфейсна частина випереджає операційну, так що вибірка чергової команди з пам'яті (її запис в блок регістрів команд і попередній аналіз) виконується під час виконання операційної частиною попередньої команди. Сучасні мікропроцесори мають кілька груп регістрів в інтерфейсній частині, що працюють з різним ступенем випередження, що дозволяє виконувати операції у конвеєрному режимі.

Спрощена структурна схема мікропроцесора



Моделі процесорів включають наступні спільно працюючі пристрої:

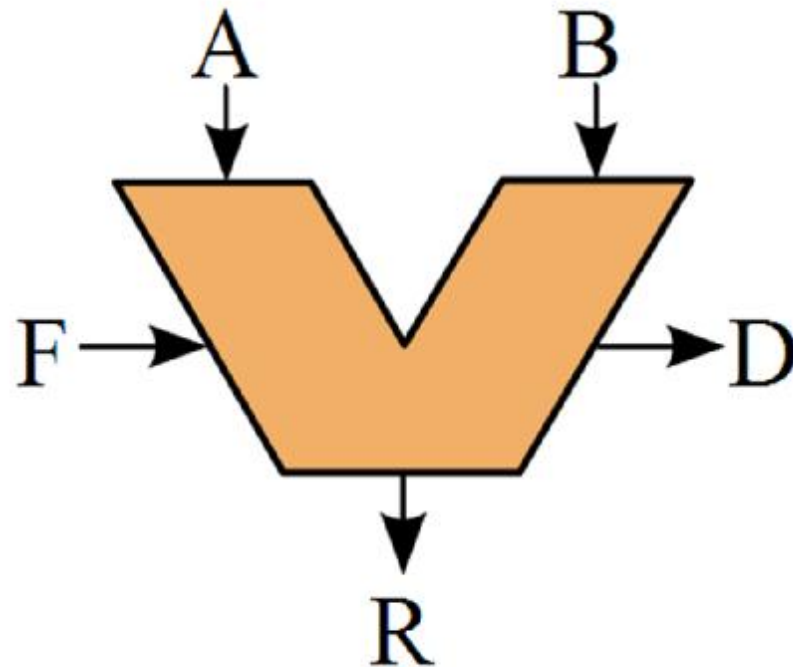
Пристрій керування (ПК). Здійснює координацію роботи всіх інших пристроїв, виконує функції керування пристроями, керує обчисленнями в комп'ютері.

Арифметико-логічний пристрій (АЛП). Так називається пристрій для цілочислових операцій. Арифметичні операції, такі як додавання, множення і ділення, а також логічні операції (OR, AND, ASL, ROL і ін.) обробляються за допомогою АЛП. Ці операції складають переважну більшість програмних кодів у більшості програм. Всі операції в АЛП виробляються в регістрах — спеціально відведених комірках АЛП. У процесорі може бути декілька АЛП. Кожен здатний виконувати арифметичні або логічні операції незалежно від інших, що дозволяє виконувати кілька операцій одночасно. Арифметико-логічний пристрій виконує арифметичні і логічні дії. Логічні операції поділяються на дві прості операції: «Так» і «Ні» («1» і «0»). Звичайно ці два пристрої виділяються чисто умовно, конструктивно вони не розділені.

AGU (Address Generation Unit) — пристрій генерації адрес. Це пристрій не менш важливий, ніж АЛП, тому що він відповідає за коректну адресацію при завантаженні або збереженні даних.

Арифметико-Логічний Пристрій (АЛП)

Арифметико-логічний пристрій – функціональна частина процесора, призначена для виконання операцій перетворення (обробки) величин: арифметичних, логічних (порозрядних), зсуву.



На рівні логічних схем АЛП складається з логічних елементів, суматорів, тригерів і деяких інших елементів.

A, B – операнди

R – результат

F – інструкція

D – статус виконання

Приклад, A=2, B=2, F=сума, R=4, D=ok

Математичний співпроцесор (FPU). Процесор може містити кілька математичних співпроцесорів. Кожний з них здатний виконувати, щонайменше, одну операцію з плаваючою крапкою, незалежно від того, що роблять інші АЛП. Метод конвеєрної обробки даних дозволяє одному математичному співпроцесорові виконувати кілька операцій одночасно. Співпроцесор підтримує високоточні обчислення як цілочисельні, так і з плаваючою крапкою, і, крім того, містить набір корисних констант, що прискорюють обчислення. Співпроцесор працює паралельно з центральним процесором, забезпечуючи, таким чином, високу продуктивність.

Суматор – обчислювальна схема, що виконує процедуру складання двійкових кодів, що поступають на її вхід. Розрізняють одно- і багаторозрядний (на всю довжину підсумовуваних слів) суматори, повний суматор (з приведенням перенесень) і напівсуматор (із запам'ятовуванням перенесень).

АЛП поділяються на два типи – АЛП для чисел з фіксованою крапкою та АЛП для чисел з плаваючою крапкою (так званий математичний сопроцесор).

Елементарні операції цілочисельного АЛП

Операція	Кількість операндів	Підсистема виконання
Додавання	2	Суматор
Віднімання	3	Суматор і регістр
Логічне множення, І	2	Логічні схеми
Логічне додавання, АБО	2	Логічні схеми
Зсув вліво	2	Регістр
Зсув вправо	2	Регістр
Інверсія (НЕ)	1	Логічні схеми
Збільшення на 1 інкремент	1	Суматор
Зменшення на 1 декремент	1	Суматор

Приклад

Множення восьмирозрядних цілих чисел A і B виконуються по наступному алгоритму:

1. Обнуляється результат.
2. Якщо останній розряд числа B - одиниця, то до результату додається число A .
3. Число A зсувається на розряд вліво, а число B - на розряд вправо.
4. Повторюються кроки з другого по третій сім разів.

Зсув вліво на 1 розряд відповідає множенню на два, а зсув вправо на один розряд - цілочисельному діленню на два.

Логічний елемент – електронна схема, що реалізовує елементарну перемикаючу функцію. При реалізації функцій перемикання вхідні змінні відповідають вхідним сигналам, а вихідний сигнал є значенням функції. Логічна схема може реалізувати складну функцію алгебри логіки, а може входити до складу іншого функціонального блоку процесора (суматора, дешифратора, регістра, тригера.)

Тригер – електронна схема з двома стійкими станами, призначена для зберігання одного біта інформації. Тригер переходить з одного стійкого стану в інший при дії деякого вхідного сигналу.

Регістр команд –запам'ятовуючий регістр, в якому міститься код команди: код виконуваної операції й адреси тих операндів, що беруть участь в операції. Регістр команд розташований в інтерфейсній частині МП в блоці регістрів команд.

Регістр – схема для прийому, зберігання і передачі n-разрядного блоку даних Вони використовуються для проміжного зберігання, зсуву, перетворення та інверсії даних. Регістри виконуються на тригерах і логічних елементах.

Процесорна пам'ять (системні регістри) – пам'ять невеликої місткості, але високої швидкодії (час звернення до неї вимірюється наносекундами – тисячними долями мікросекунди).

Регістри процесора діляться на регістри загального призначення й спеціальні.

Спеціальні регістри застосовуються для зберігання різних адрес (наприклад, адреси команди), ознак результатів виконання операцій та режимів роботи ПК (наприклад, регістр)

Регістри загального призначення є універсальними й можуть використовуватися для зберігання будь-якої інформації, але деякі з них теж повинні бути обов'язково задіяні при виконанні ряду процедур.

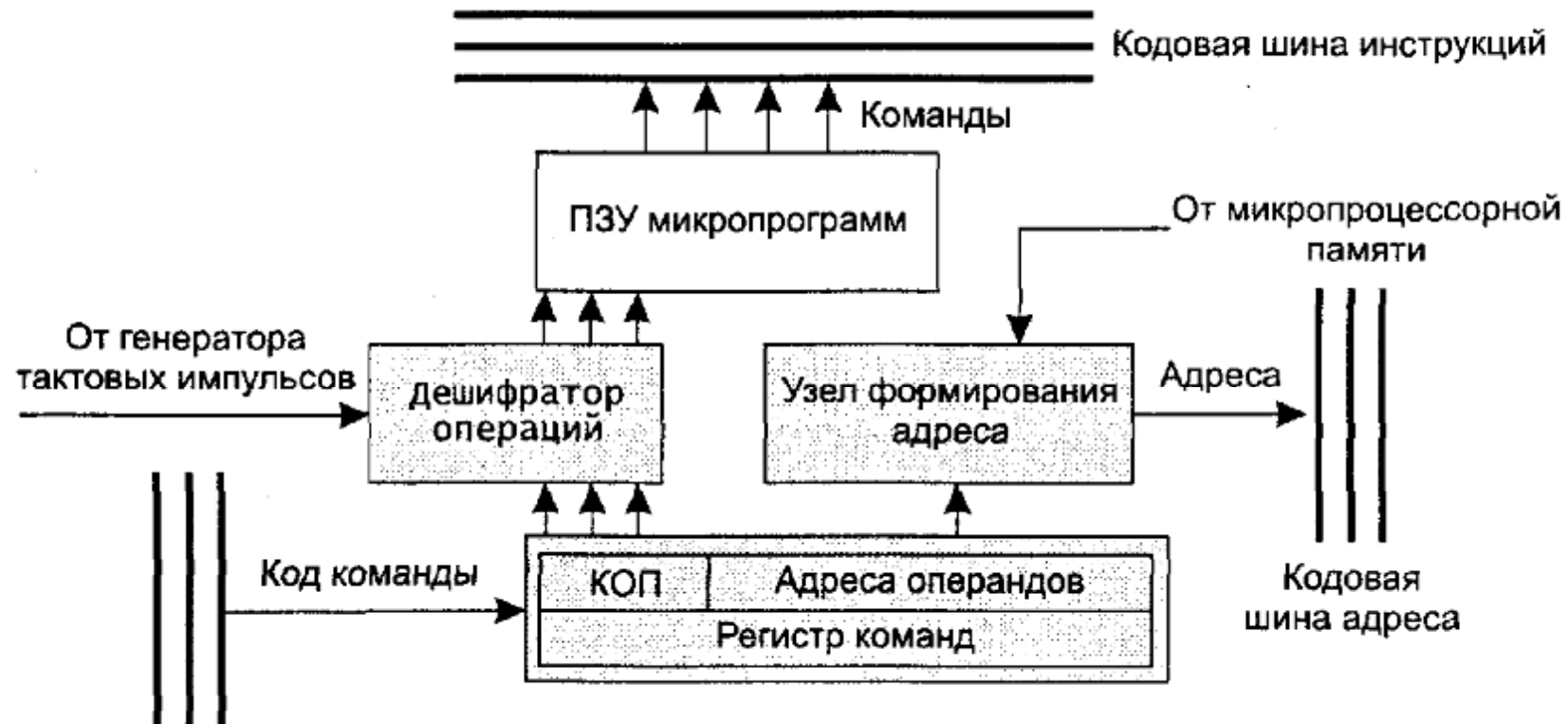
Інтерфейсна частина МП призначена для зв'язку й узгодження МП з системною шиною ПК, а також для прийому, попереднього аналізу команд виконуваної програми і формування повних адрес операндів і команд. Інтерфейсна частина включає у свій склад:

- адресні реєстри МПП;
- вузол формування адреси;
- блок реєстрів команд, що є буфером команд в МП;
- внутрішню інтерфейсну шину МП;
- схеми керування шиною і портами введення-виведення.

Модель процесора	Розрядність, біт		Тактова частота, Мгц	Рік випуску	Адресний простір
	Даних	Адрес			
8086	16	16	4,77; 8	1982	10^6
8088	8, 16	16	4,77; 8	1981	10^6
80186	16	20	8 и 10	1984	10^6
80286	16	24	10 – 33	1985	$4 \cdot 10^6$ (віртуальних 10^9)
80386	32	32	25 – 50	1987	$16 \cdot 10^6$ (віртуальних $4 \cdot 10^9$)
80486	32	32	33 – 100	1989	$16 \cdot 10^6$ (віртуальних $4 \cdot 10^9$)
80586	64	32	50-150	1993	$4 \cdot 10^9$
80686	64	32	66 – 200	1995	$4 \cdot 10^9$

Пристрій керування (ПК) - служить для управління роботою комп'ютерної системи в цілому та роботою центрального процесора (співпроцесора) зокрема. Основна його задача – дешифрація поступаючих у процесор команд і формування сигналу на виконання тих або інших операцій в арифметико-логічному пристрої.

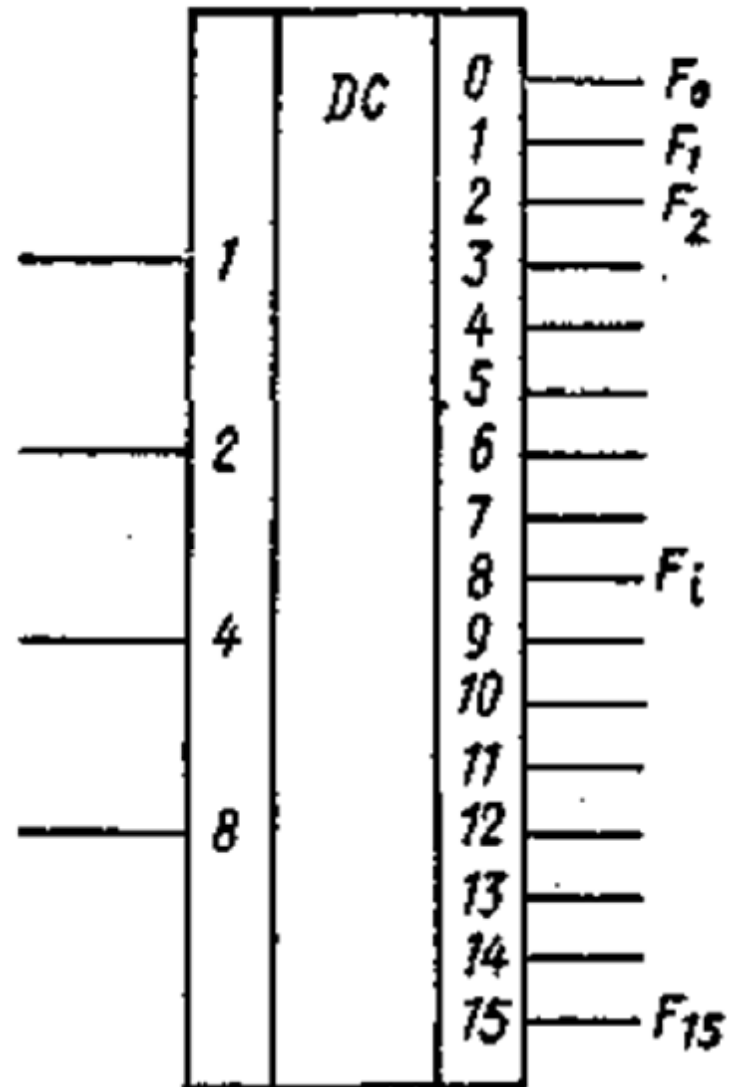
Функціональна схема ПК



Елементи ПК

- реєстр команд - запам'ятовуючий реєстр, в якому зберігається код команди: код виконуваної операції (КВО) і адреси операндів, що беруть участь в операції. Реєстр команд розташований в інтерфейсній частині МП, в блоці реєстрів команд;
- дешифратор операцій - логічна схема, яка відповідно до кожного поступаючого з реєстра команд кода операції (КОП) перетворює вхідне n -розрядне двійкове слово в одиничний сигнал на одному з $2n$ виходів. Зворотну функцію виконує схема, звана шифратором;
- постійно запам'ятовуючий пристрій (ПЗП) мікропрограм зберігає в своїх осередках керуючі сигнали (імпульси), необхідні для виконання в блоках ПК процедур обробки інформації. Імпульс по обраному дешифратором операцій відповідно до коду операції проводу зчитує з ПЗП мікропрограм необхідну послідовність керуючих сигналів;
- вузол формування адреси (знаходиться в інтерфейсній частині МП) - пристрій, що обчислює повну адресу комірки пам'яті (реєстру) за реквізитами, що поступають з реєстра команд і реєстрів МПП;
- кодові шини даних, адреси та інструкцій - частина внутрішньої інтерфейсної шини мікропроцесора.

Дешифратор 4 на 16



У загальному випадку ПК формує керуючі сигнали для виконання наступних основних процедур:

- вибірки з реєстра-лічильника IP адреси команди МП і адреси осередку ОЗП, де зберігається чергова команда програми;
- вибірки з осередків ОЗП коду черговий команди і прийому зчитаної команди в реєстр команд;
- розшифровки коду операції і ознак вибраної команди;
- зчитування з відповідних розшифрованих кодом операції осередків ПЗП мікропрограм керуючих сигналів (імпульсів), що визначають у всіх блоках машини процедури виконання заданої операції, і пересилки керуючих сигналів в ці блоки;
- зчитування з реєстру команд і реєстрів МП окремих складових адрес операндів (чисел), що беруть участь в обчисленнях, і формування повних адрес операндів;
- вибірки операндів (за сформованими адресам) і виконання заданої операції обробки цих операндів;
- запису результатів операції в пам'ять;
- формування адреси наступної команди програми.