

Лабораторна робота № 12. Архітектурні розширення процесорів: MMX, SSE і 3DNow!

Мета роботи: Вивчити призначення та функціональність архітектурних розширень процесорів: MMX, SSE і 3DNow!

1. Теоретичні відомості

Розширення MMX, введене Intel в останні моделі процесорів Pentium, реалізувало принцип SIMD (одна інструкція на безліч операндів) для цілочисельної арифметики. Пізніше фірма AMD розповсюдила цю ідею і на деякі інструкції обчислень з плаваючою крапкою — це розширення 3DNow!, введене в процесори K-6 в 1998 році. І, нарешті, в 1999 році з'явився процесор Pentium III з розширенням SSE. Всі ці розширення розглядаються в даній лабораторній роботі.

1.1. Розширення MMX

Процесори сімейства x86 аж до п'ятого покоління працювали за традиційною схемою: по кожній інструкції виконувалися дії над одним комплектом операндів. Операнди могли знаходитися як в регістрах процесора, так і в пам'яті. Якщо в завданні було необхідним виконання однотипних дій над безліччю операндів, то в програмний код включався цикл для виконання інструкції стільки разів, скільки комплектів операндів необхідно обробити. У додатках мультимедіа, 2D/3D-графіки, комунікаційних і ряду інших сучасних завдань необхідність виконання однотипних дій виникає достатньо часто і у великих об'ємах. Оптимізувати рішення цих завдань була покликана технологія SIMD (Single Instruction — Multiple Data). Для її реалізації використовували регістри FPU (математичного співпроцесора чисел з плаваючою крапкою), побудувавши на них обчислювальний блок MMX (MultiMedia eXtension). Традиційний FPU містить вісім 80-розрядних регістрів для зберігання і обробки чисел у форматі з плаваючою крапкою. Ці регістри утворюють стік FPU і в

інструкціях адресуються через спеціальний покажчик стоку. Блок MMX фізично використовує по 64 молодших біта цих регістрів, причому ці регістри адресуються прямо (MMX0...MMX7). У розширенні MMX використовуються нові типи упакованих даних, що розміщуються в 64-бітових регістрах:

- упаковані байти (Packed byte) — вісім байт;
- упаковані слова (Packed word) — чотири слова;
- упаковані подвійні слова (Packed doubleword) — два подвійні слова;
- збільшене учетверо слово (Quadword) — одне слово.

Кожна інструкція MMX виконує дію відразу над всім комплектом операндів (8, 4, 2 або 1), розміщених в регістрах, що адресуються. Ще одна особливість MMX — підтримка арифметики з насиченням (saturating arithmetic). Її відмінність від звичайної арифметики з циклічним переповнюванням полягає в тому, що при виникненні переповнення в результаті фіксується максимальне можливе значення для даного типу даних, а перенесення ігнорується. У разі переповнення знизу, в результаті фіксується мінімальне можливе значення. Граничні значення визначаються типом (знаковий або беззнаковий) і розрядністю змінних. Такий режим обчислень зручний, наприклад, для визначення квітів. Нові інструкції (всього їх 57) включають наступні групи:

- **арифметичні**, серед яких складання і віднімання в різних режимах, множення і комбінація множення і складання;
- **порівняння елементів даних на рівність або за величиною;**
- **перетворення форматів;**
- **логічні** — I, I-NE, АБО і, що виключає АБО, виконувані над 64-бітовими операндами;
- **зрушення** — логічні і арифметичні;
- **пересилання даних між регістрами MMX і цілочисельними регістрами або пам'яттю;**

- **очищення MMX** — установка ознак порожніх регістрів в слові тегів.

Відмінність в способі адресації регістрів, неспівпадання форматів даних MMX і FPU і деякі інші нюанси не дозволяють чергувати інструкції FPU і MMX. Блок FPU/MMX може працювати або в одному, або в іншому режимі. Якщо, наприклад, в ланцюжок інструкцій FPU потрібно уклонити інструкції MMX, після чого продовжити обчислення FPU, то перед першою інструкцією MMX доводиться зберігати контекст (стан регістрів) FPU в пам'яті, а після цих інструкцій знову завантажувати контекст. На ці збереження і завантаження витрачається процесорний час. В результаті виграш від ідеї SIMD можна повністю втратити. Збіг регістрів MMX і FPU виправдовують тим, що для збереження контексту MMX при перемиканні завдань не вимагалось доопрацювань в операційній системі — контекст MMX зберігається тим же способом, що і FPU, з яким уміли працювати відвіку. Таким чином, операційним системам було все одно, який процесор встановлений — з MMX чи без. Але для того, щоб реалізувати переваги SIMD, додатки повинні “уміти” ними користуватися (і не програти на перемиканнях).

1.2. Розширення 3DNow!

Технологія 3DNow!, введена фірмою AMD в процесорах K6-2, розширює можливості MMX. Вона дозволяє оперувати з новим типом даних — парою упакованих чисел у форматі з плаваючою крапкою. Ці числа займають по подвійному слову в 64-бітових регістрах MMX. Процесор K6-2 має два виконавчі блоки, які здатні одночасно виконувати операції з плаваючою крапкою над своїми регістрами. Кожна така операція займає всього два такти, операції повністю конвеєризуються. Таким чином, з конвеєрів процесора за кожен такт можуть сходити чотири результати операцій з плаваючою крапкою.

У систему команд додано **21** нову інструкцію MMX, велика частина яких призначена для обробки упакованих чисел з плаваючою крапкою. За переліком

функцій 3DNow! помітно відрізняються від звичайних інструкцій FPU — позначається їх орієнтація. Для прискорення побудов є інструкції наближених обчислень — у ряді випадків достатньо першої (можливо, і не дуже точної) ітерації. Є і нова цілочисельна MMX-інструкція усереднювання восьми пар 8-бітових чисел, призначена для декодерів MPEG-2. Крім того, є команда швидкого перемикання FPU–MMX і попередньої вибірки в первинний кеш даних. Технологія 3DNow! дає помітний результат при обробці графіки, хоча не претендує на витіснення графічних акселераторів, а покликана служити їх могутнім доповненням. При цьому зберігається програмна сумісність з колишніми процесорами і операційними системами (оскільки, реєстри MMX відображаються на реєстри FPU, для них працюють звичайні механізми збереження контексту в ОС, що виконують багато завдань).

1.3. Розширення XMM — SSE

Новинка 1999 року — процесори Pentium III — мають так зване **потокове розширення SSE** (Streaming SIMD Extensions). В ті часи, коли майбутні Pentium III називали ще Kathmai, фірма Intel оголосила про нові інструкції KNI (Kathmai New Instruction), так що SSE — це синонім “староінтелівського” KNI. Нові процесори мають додатковий незалежний блок з восьми 128-розрядних реєстрів, названих XMM (очевидно, eXtended MultiMedia). У кожен із реєстрів XMM поміщається чотири 32-розрядні числа у форматі з плаваючою крапкою (одинарна точність в термінології FPU). Блок дозволяє однією інструкцією виконувати операції відразу над чотирма комплектами операндів (векторні інструкції). Інструкції з реєстрами XMM можуть працювати і в скалярному режимі (з одним комплектом операндів — молодшим 32-бітовим словом).

При виконанні нових інструкцій устаткування традиційного FPU/MMX не використовується, що дозволяє ефективно використовувати суміш інструкцій MMX з інструкціями над операндами з плаваючою крапкою. Тут блоки процесора

мінюються ролями — реєстри традиційного співпроцесора використовуються для цілочисельних обчислень MMX, а обчислення з плаваючою крапкою (правда, тільки з одинарною точністю, але для мультимедійних застосувань її вистачає) покладають на новий блок XMM.

У набір інструкцій цілочисельних MMX введені **12 нових**: обчислення середнього, мінімуму, максимуму, сумарної різниці (сума модулів різниці пар операндів), беззнакове множення і декілька інструкцій, пов'язаних з перестановками елементів. Основне число нових інструкцій призначене для роботи з блоком XMM. Арифметичні інструкції включають складання, віднімання, множення, ділення, витягання квадратного кореня, знаходження мінімуму і максимуму.

Є інструкції порівняння. Інструкції перетворення зв'язують між собою цілочисельні формати (MMX і звичайні) і формати з плаваючою точкою XMM. Логічні інструкції включають операції I, АБО, I-НЕ і, що Виключає АБО над операндами в XMM.

Інструкції переміщення даних перерозподілу служать для обміну даними між блоком XMM і пам'яттю або цілочисельними реєстрами процесора, а також для перестановок елементів упакованих операндів.

Інструкції управління станом служать для збереження і завантаження додаткового реєстра стану XMM. Є також інструкції швидкого збереження/відновлення повного стану MMX/FPU і XMM (блок пам'яті розміром 512 байт).

У SSE введені нові інструкції управління кешуванням: з'явилися інструкції запису вмісту реєстрів MMX і XMM в пам'ять оминаючи кеш, що дозволяє уникати зайвого забруднення кеш-пам'яті. З'явилася можливість “закачувати” необхідні дані в кеш до інструкцій, що їх використовують.

В порівнянні з 3DNow! набір інструкцій SSE ширший, частина інструкцій перетинається, але і в 3DNow! є унікальні інструкції, не реалізовані в SSE. Після

появи MMX в останніх процесорах Pentium це розширення введене у все нові процесори і Intel (не охопленим виявився тільки Pentium Pro), і AMD, і Cyrix. Розширення 3DNow! підтримується тільки AMD у всіх процесорах, починаючи з K6-2. Розширення SSE існує тільки в Pentium III (звичайному і Xeon). Додатку, що розраховує отримати в розпорядження не тільки базові ресурси 32-розрядного процесора, доводиться визначати тип процесора. На щастя, це робиться просто, за допомогою інструкції CPUID. Правда, для виявлення 3DNow! потрібний виклик CPUID з незвичайним (для Intel) номером функції (8000_0001h). У процесорах з SSE по інструкції CPUID тепер можна отримати і горезвісний унікальний 64-бітовий ідентифікатор процесора (той, що у Xeon можна було прочитати по SMBus).

2. Порядок виконання роботи

1. Ознайомитися з теоретичними відомостями.
2. Запустити програму та виконати дії з програмним забезпеченням
3. Закінчити роботу з програмою.
4. Скласти звіт з власними висновками про проведену роботу.

Список рекомендованої літератури

1. Електронний дидактичний комплекс кафедри КТПН ЛДТУ.
[Http://elearning.lutsk.ua](http://elearning.lutsk.ua).