

## 14 ЦИФРО-АНАЛОГОВІ (ЦАП) І АНАЛОГО-ЦИФРОВІ (АЦП) ПЕРЕТВОРЮВАЧІ

Для узгодження цифрових пристроїв вимірювання і керування, що працюють з інформацією, представленою у двійковому коді, з виконавчими пристроями і датчиками, які мають аналогові вихідні та вхідні сигнали, застосовують відповідно **цифро-аналогові і аналого-цифрові (ЦАП і АЦП) перетворювачі**.

### 14.1 Цифро-аналогові перетворювачі

**Цифро-аналоговий перетворювач** – це пристрій, призначений для перетворення вхідної величини, яка представлена послідовністю числових кодів, на еквівалентні значення заданої фізичної величини (напруги або струму). Цифрова інформація може бути представлена у двійковому коді, двійково-десятковому коді тощо. Найчастіше ЦАП використовують для спряження пристроїв цифрової обробки сигналів з системами, які працюють з аналоговими сигналами: у системах передача даних і керування технологічними процесами, у вимірювальних пристроях, в аналогових мікропроцесорах, для формування зображень на екранах дисплея, графопобудовниках, робототехніці.

Схеми ЦАП можна **класифікувати** за різними ознаками:

- за принципом дії (ЦАП з додаванням струмів, з додаванням напруги і з діленням напруги);
- за видом вихідного сигналу (ЦАП зі струмовим виходом або напругою. Для перетворення вихідного струму на напругу зазвичай використовують операційні підсилювачі);
- за полярністю вихідного сигналу (ЦАП однополярні та двополярні);
- за елементною базою.

Окрім цього, ЦАП розрізняють за **основними характеристиками**: кількістю розрядів, швидкодією, точністю перетворення та споживаною потужністю.

Більшість серійних мікросхем ЦАП виконуються як різновиди базової схеми з додаванням струмів. Цифро-аналогове перетворення полягає в тому, що для вхідного паралельного  $n$ -розрядного коду  $X_1, X_2, \dots, X_n$  спочатку отримують струм  $I_\Sigma$ , який пропорційний значенню вхідного коду, а потім перетворюють цей струм на вихідну напругу. Величина струму  $I_\Sigma$  визначається сумою еталонних струмів  $I_i$ , які утворюються для кожного розряду числа:

$$I_\Sigma = X_1 \cdot I_1 + X_2 \cdot I_2 + \dots + X_n \cdot I_n. \quad (8.2)$$

Сумуються струми тільки тих розрядів, для яких  $X_i=1$ . Значення еталонів струму  $I_i$  пропорційні вазі позиції двійкового числа і зменшуються у 2 рази з переходом від старшого розряду з номером  $i$  до сусіднього молодшого з номером  $i+1$ .

На рис. 14.1 наведена спрощена схема ЦАП з додаванням струмів. У схемі  $n$  (за кількістю розрядів вхідного позиційного коду) опорних джерел струму  $I_1, I_2, \dots, I_n$ , які створюють струми розрядів, і  $n$  керованих перемикачів  $S_1, S_2, \dots, S_n$ . Вхідний код  $X_1, X_2, \dots, X_n$  керує ключами  $S_1, S_2, \dots, S_n$ . Якщо в  $i$ -му розряді вхідного коду присутній сигнал логічна 1 ( $X_i=1$ ), то відповідний перемикач  $S_i$  приєднує еталонне джерело струму до опору навантаження. У випадку  $X_i=0$ , перемикач  $S_i$  закорочує відповідне джерело і його струм через навантаження не протікає. Результуючий струм через навантаження  $R_n$  дорівнює сумі струмів джерел, для яких  $X_i=1$ . Для отримання еталонних розрядних струмів, зазвичай, використовують резистивні матриці та стабілізоване джерело опорної напруги  $U_{on}$ .

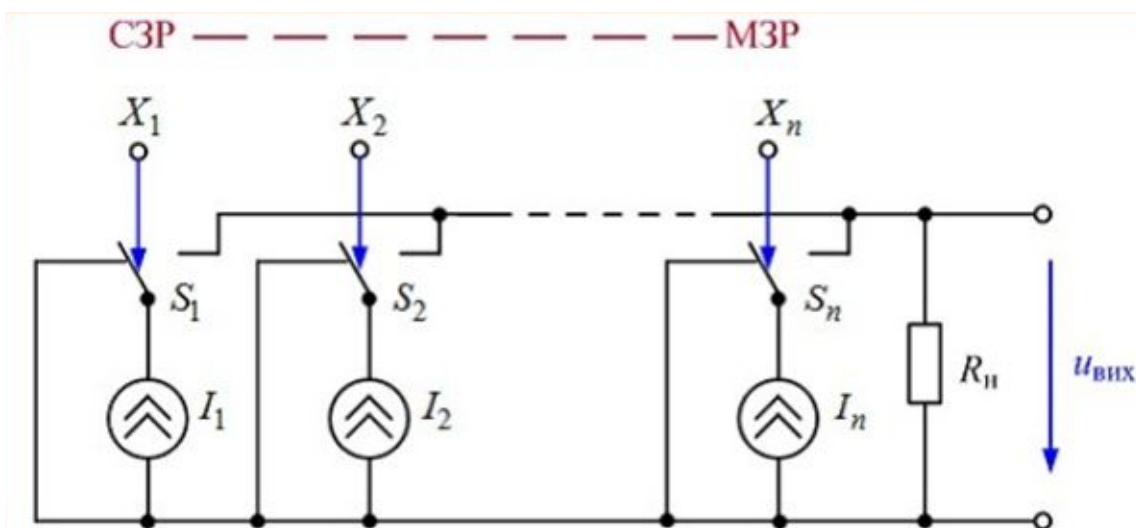


Рисунок 14.1 – Спрощена схема ЦАП з додаванням струмів

За умови  $R_n = \text{const}$  вихідна напруга схеми також пропорційна вхідному коду:

$$U_{\text{вих}} = I_{\Sigma} \cdot R_n \quad (8.3)$$

На практиці для отримання напруги, що пропорційна вхідному коду, використовують операційний підсилювач (ОП) (рис. 14.2). Напруга між входами ОП завжди дорівнює нулеві, тому вихідна напруга ОП прямо пропорційна вхідному струму і не залежить від зовнішнього навантаження операційного підсилювача.

**Резистивні матриці** будують або у вигляді багатоланкового кола резисторів  $R-2R$ , або із набору двійково-зважених резисторів. Частіше для отримання джерел еталонного струму часто використовують **резистивні матриці  $R-2R$** , перевагою яких є використання резисторів лише двох номіналів. На рис. 14.2,а) наведена схема  $n$ -розрядного ЦАП з матрицею  $R-2R$ . До складу схеми, окрім матриці  $R-2R$ , входять ключі (зображені схематично) та ОП з ланкою зворотного від'ємного зв'язку. Особливість цієї резистивної матриці полягає у тому, що за будь якого стану ключів вхідний опір матриці завжди дорівнює  $R$ .

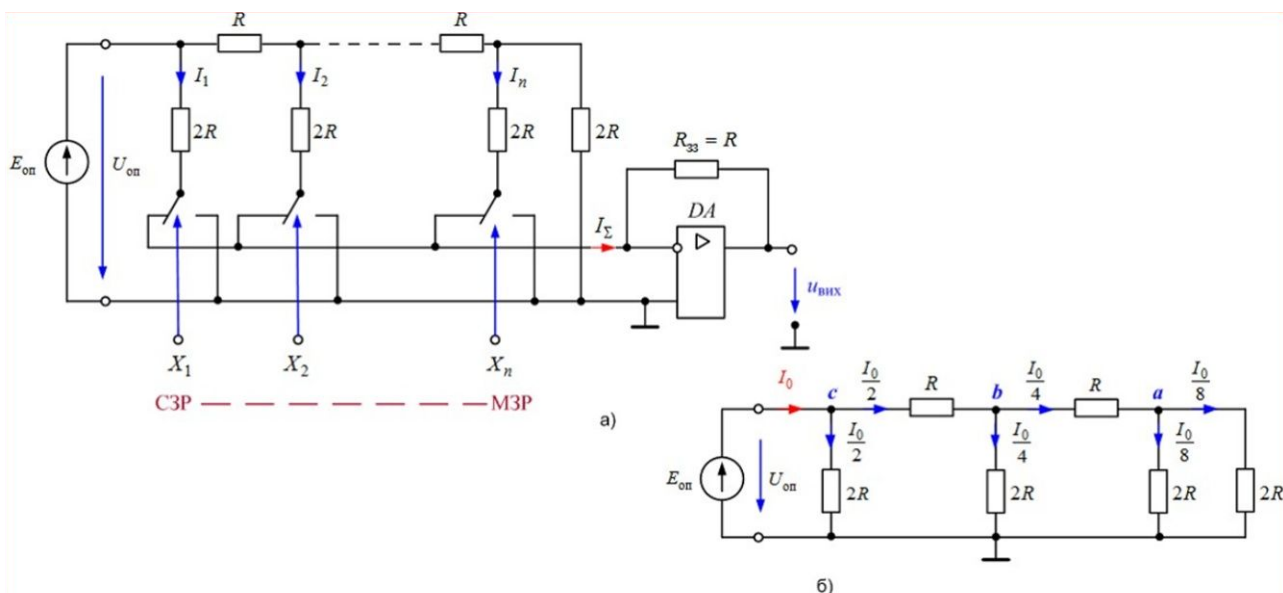


Рисунок 14.2 – Схема ЦАП з додаванням струмів на резистивній матриці  $R-2R$  (а), триланкова схема (б)

Спрощена схема ЦАП з додаванням напруг зображена на рис. 14.3. В схемі використані  $n$  опорних джерел напруги  $E_1, E_2, \dots, E_n$ . Вхідний код керує ключами  $S_1, S_2, \dots, S_n$ , які приєднують або від'єднують опорні джерела напруги до

навантаження: якщо  $X_i=1$ , то відповідне джерело опорної напруги увімкнено, якщо  $X_i=0$  – джерело не приєднано до навантаження. Результуюча вихідна дорівнює сумі напруг увімкнених джерел.

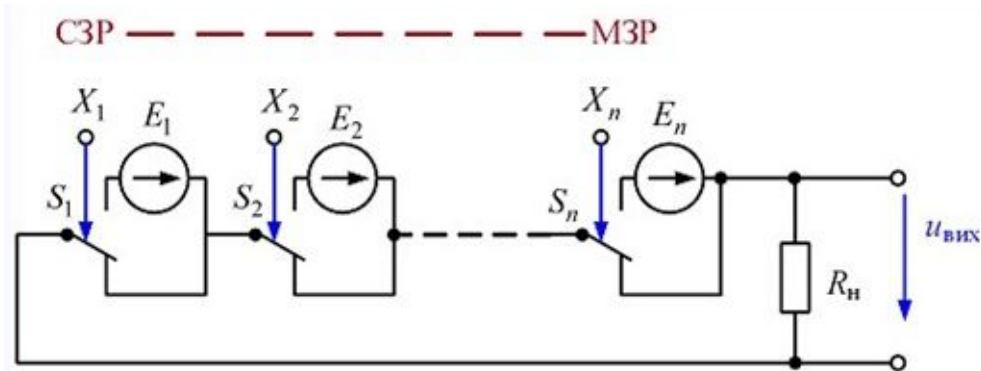


Рисунок 14.3 –Спрощена схема ЦАП з додаванням напруг

Спрощена схема ЦАП з діленням опорної напруги зображена на рис. 14.4. В схемі є одне джерело опорної напруги і  $n$  послідовно з'єднаних резисторів  $R_1, R_2, \dots, R_n$ , за допомогою яких напруга опорного джерела ділиться на зважені значення. Вихідна напруга визначається за формулою

$$U_{вих} = \frac{U_{оп}}{R_{\Sigma} + R_n} R_n \quad (8.4)$$

де  $R_{\Sigma}$  – результуючий сумарний опір резисторів, який відповідає заданому коду.

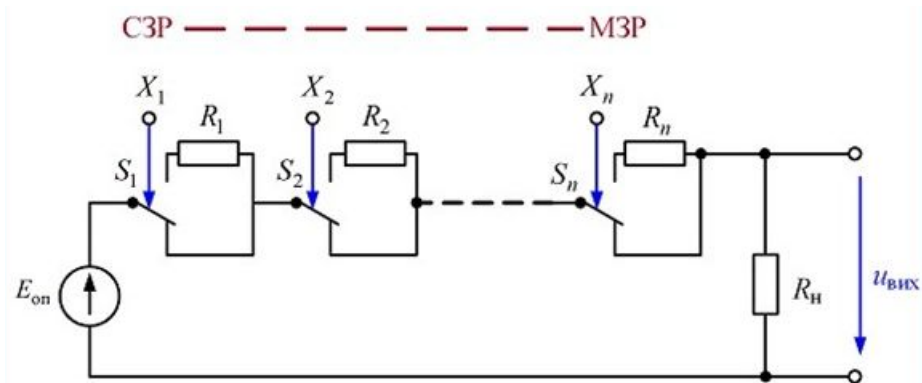


Рисунок 14.4 –Спрощена схема ЦАП з діленням напруги

Усі параметри ЦАП розділяють на дві групи: статичні і динамічні.

#### Статичні параметри:

– кількість розрядів вхідного цифрового коду дорівнює від 8 до 18 для різних типів ЦАП. Кількість розрядів визначає максимальну кількість кодових комбінацій на вході ЦАП, що дорівнює  $2^n$ ;

– **роздільна здатність** – вихідна напруга у випадку зміни вхідного коду на одиницю молодшого розряду;

– **похибки перетворення:**

1) **абсолютна похибка** – це відхилення вихідної напруги від розрахункової в кінцевій точці перетворення. Типова похибка ЦАП не перевищує половини молодшого розряду;

2) похибка **нелінійності** – це максимальне відхилення вихідної напруги від ідеальної прямої у діапазоні перетворення (зі збільшенням коду на вході ЦАП збільшується і вихідна напруга, однак з можливим відхиленням від лінійної залежності);

3) **диференціальна похибка** – це максимальне відхилення від лінійності для двох суміжних значень вхідного коду. Прецизійні ЦАП мають диференціальну похибку менше 0,1%;

– **діапазон вихідних сигналів;**

– **зміщення нульового рівня** – вихідна напруга при вхідному код, який відповідає 0;

та інші.

**Динамічні параметри:**

– **час установавлення вихідного сигналу** – це інтервал часу від подачі вхідного коду до моменту, коли вихідний сигнал досягає сталого значення із заданою похибкою (зазвичай  $\mp \frac{1}{2}$  молодшого розряду). Цей час визначає загальну швидкодію ЦАП. Швидкодіючі ЦАП мають час установавлення менше 100 нс;

– **максимальна частота перетворення;**

– **динамічна похибка перетворення;**

та інші.

## 14.2 Аналогово-цифрові перетворювачі

Світ, що нас оточує, є аналоговим. До аналогових відносять процеси, що неперервно змінюються. Так, звуки та зображення надходять до наших органів відчуття у вигляді коливань – звукових або електромагнітних. Ці коливання

сприймаються органами відчуттів (слух, зір) і у вигляді імпульсів передаються до мозку. Але інформація, що передається аналоговим способом, легко викривляється у тракті передачі та потребує величезних об'ємів пам'яті для використання в техніці. Спосіб «оцифровування» інформації спрощує процеси передачі і обробки інформації. **Оцифровування** – це процес перетворення аналогової інформації в цифрову. До цифрових відносять процеси, що змінюються дискретно – зазвичай, це двійковий цифровий код. Техніка, що працює з такою інформацією називається цифровою. Цифрова інформація легко контролюється, дає стабільну і регульовану якість обробки і представлення процесів. Вона потребує менших об'ємів пам'яті для зберігання. Тому, для техніки цифрова інформація набагато більше підходить, ніж аналогова.

Процес оцифровування аналогової інформації проходить два основні етапи. На першому аналогова інформація розбивається на невеликі рівні частини. На другому етапі кожна частина аналізується і зашифровується спеціальними алгоритмами у коди з послідовності одиниць і нулів.

**АЦП** можна побудувати на основі ЦАП, лічильника імпульсів і компаратора. Спрощену структурну схему такого АЦП наведено на рисунку 14.5.

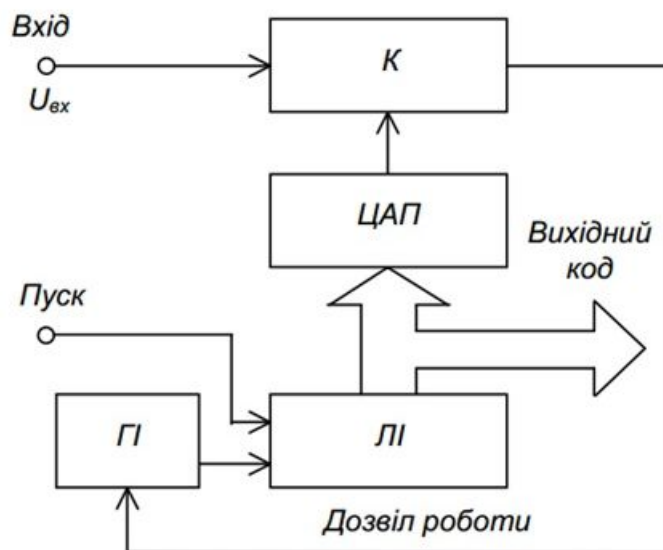


Рисунок 14.5 – Структурна схема АЦП

Цикл перетворення аналогового сигналу (напруги  $U_{вх}$ ) у двійковий код складається з наступних операцій:

1) напруга  $U_{вх}$  подається на вхід пристрою – один з входів **компаратора К**. Сигнал з виходу компаратора дозволяє роботу **генератора імпульсів ГІ**;

2) сигнал *Пуск* встановлює нульовий стан і дозволяє роботу **лічильника імпульсів ЛІ**, що заповнюється імпульсами ГІ;

3) код з виходу ЛІ подається на цифрові входи ЦАП (входи керування ключами). У результаті з виходу ЦАП ступінчато зростаюча напруга надходить на другий вхід компаратора. Після досягнення цієї напругою значення  $U_{вх}$  компаратор забороняє роботу генератора, а на виході ЛІ маємо прямий паралельний двійковий код, що відповідає значенню  $U_{вх}$ .

**Аналого-цифрові перетворювачі (АЦП)** – це пристрої, які призначені для перетворення вхідної аналогової фізичної величини, яка неперервно змінюється у часі, на еквівалентні значення числових кодів. Найчастіше вхідний сигнал є сигналом напруги і серійні промислові мікросхеми АЦП працюють саме з напругою. Усі інші величини (струм, потужність, опір, ємність та інші) перед подаванням на АЦП перетворюються на напругу. Вихідний сигнал АЦП – цифровий код – це послідовність цифр, за допомогою яких представляють дискретні квантовані значення аналогової величини. В АЦП використовують чотири основні типи кодів: двійковий, десятковий, двійково-десятковий і код Грея. Области застосування АЦП і ЦАП аналогічні, оскільки вони найчастіше застосовуються спільно для спряження пристроїв цифрової обробки сигналів з системами, які працюють з аналоговими сигналами.

Напруга, яка перетворюється на код, може характеризуватися миттєвим значенням  $u(t)$  і середнім значенням за обраний інтервал часу  $T$ :

$$U_{сеп} = \frac{1}{T} \int_0^T u(t) dt .$$

Відповідно схеми АЦП **класифікують** за принципом дії на дві групи: АЦП миттєвих значень та інтегруючі АЦП.

**АЦП миттєвих значень** можна поділити на основні види:

– АЦП послідовної лічби,

- АЦП з порозрядним кодуванням (послідовного наближення),
- АЦП паралельної дії,
- АЦП паралельно-послідовної дії.

**Метод послідовної лічби** із застосуванням АЦП заснований на урівноваженні вхідної напруги сумою еталонів, які підраховуються лічильником. Момент урівноваження визначається аналоговим компаратором. Структурна схема АЦП послідовної лічби наведена на рис. 14.6,а). Схема складається із мультівібратора  $G$ , який генерує тактові імпульси; двійкового лічильника  $CT$ , який підраховує тактові імпульси; ЦАП; компаратора  $DA$ , за допомогою якого виконується порівняння вхідної напруги  $u(t)$  з еталонною напругою, яка подається на інвертуючий вхід; логічного елемента  $2I$  ( $DD2$ ) та RS-тригера ( $DD1$ ).

**Режим роботи** перетворювача, схема якого зображена на рис. 14.6,а), називають **циклічним**, тому що кожне А/Ц перетворення починається з імпульсу «ПУСК», який скидає лічильник, і перетворення завжди починається з нуля.

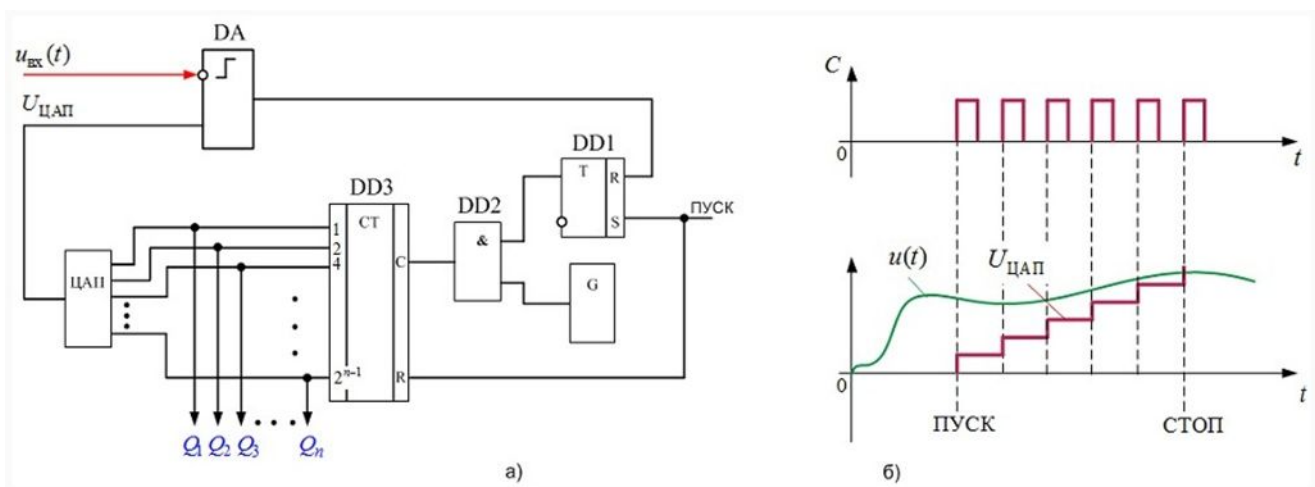


Рисунок 14.6 –Схема аналого-цифрового перетворювача послідовної лічби (а), часові діаграми процесу перетворення (б)

Якщо в АЦП використати реверсивний лічильник, то можна реалізувати **нециклічний режим роботи**, який має більшу швидкодію. Лічильник працює на додавання, якщо на його вхід «+» подається сигнал лог.1, та на віднімання за наявності на цьому вході сигналу «0». До моменту зрівняння вхідної напруги і напруги на виході ЦАП  $U_{\text{цап}} = u(t)$  схема з реверсивним лічильником працює



аналогічно схемі, зображеній на рис.14.7. Однак, після цього моменту вихідний код нециклічного АЦП відслідковує за зміною вхідної напруги, що і зменшує час наступних перетворень.

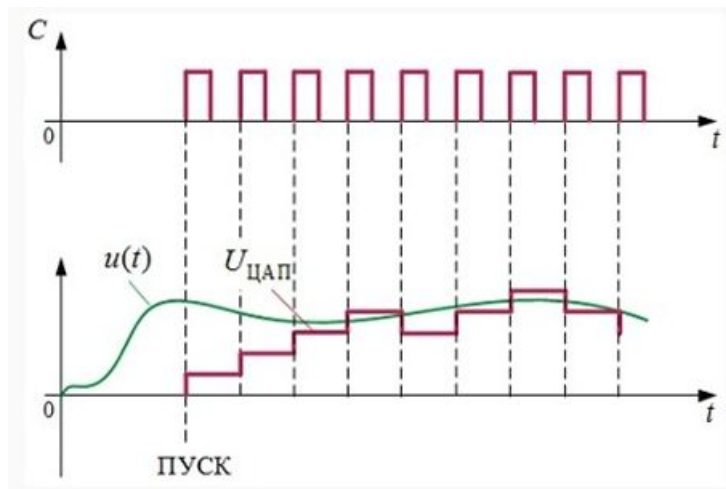


Рисунок 14.7 – Часові діаграми вхідних сигналів компаратора нециклічного АЦП

Загальним недоліком схем АЦП послідовної лічби є значна тривалість інтервалу часу, за який вихідний код лічильника повинен набути значення, що еквівалентне вхідній напрузі. Через це, даний тип АЦП не використовують для розробки сучасних інтегральних схем.

**АЦП з порозрядним кодуванням (послідовного наближення, з порозрядним урівноваженням).** Сутність методу перетворення полягає у формуванні пробних кодів за певною програмою, які перетворюються ЦАП на аналоговий сигнал, і багаторазовому порівнянні вихідного сигналу ЦАП з аналоговим вхідним сигналом  $u(t)$  за допомогою компаратора. АЦП такого типу наведений на рис.14.8.

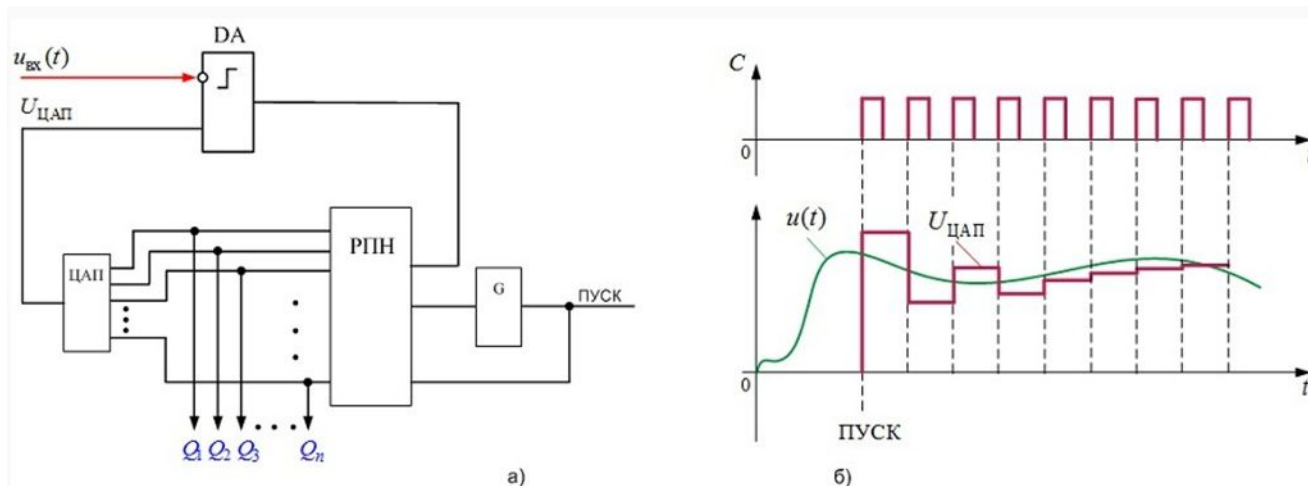


Рисунок 14.8 –Схема аналого-цифрового перетворювача з порозрядним кодуванням (а), часові діаграми процесу перетворення (б)

У схемі АЦП з порозрядним кодуванням використовується **регістр послідовного наближення** (РПН). Це змінює алгоритм урівноваження і зменшує час перетворення. Вхідна напруга послідовно порівнюється з напругами, що

еквівалентні  $\frac{1}{2}U_{ЦАП\max}, \left(\frac{1}{2} \pm \frac{1}{4}\right)U_{ЦАП\max}, \left(\frac{1}{2} \pm \frac{1}{4} \pm \frac{1}{8}\right)U_{ЦАП\max}, \dots$  (рис. 14.8,б).

Оскільки на кожному кроці відбувається визначення одного розряду вихідного коду АЦП, починаючи зі старшого, то такий пристрій називають АЦП з порозрядним кодуванням. АЦП послідовного наближення мають відносно високу точність і високу швидкодію: для  $n$ -розрядного перетворення необхідний час на  $n$  звертань до ЦАП,  $n$  кроків. Час перетворення не залежить від значень вхідної напруги і набагато менший, ніж час перетворення АЦП послідовної лічби. Для стандартних пристроїв типові значення перетворення становлять 1...50 (мкс) при точності 8-12 розрядів. Для АЦП подібного типу дуже небажані стрибки напруги на вході. У модифікації схеми з реверсивним лічильником відбувається відслідковування миттєвого значення вхідної напруги і прискорюється обробка повільних змін вхідної напруги. Завдяки простоті будови і високій швидкодії даний тип АЦП часто використовується для проектуванні інтегральних схем

**АЦП паралельної дії** реалізують метод одночасного порівняння вхідного сигналу з  $2^n$  еталонами напруг, де  $n$  – розрядність вихідного коду. Порівняння здійснюють за допомогою  $2^n$  компараторів (рис. 14.9). Вхідна напруга подається одночасно на з'єднані інвертуючі входи компараторів. На неінвертуючий вхід кожного компаратора надходить еталонна напруга, яка рівномірно змінюється від компаратора до компаратора відповідно до рівнів квантування вхідного сигналу. Порогові рівні компараторів встановлюють за допомогою резистивного дільника відповідно до обраної шкали квантування. Спрацьовують лише ті компаратори, у яких  $u(t) > U_{опі}$ . З виходів компараторів знімається паралельний  $2^n$ -розрядний одиничний код. Кількість одиниць у цьому коді дорівнює кількості рівнів квантування за значенням менших від величини вхідної напруги  $u(t)$ . Отриманий

унітарний код записується в регістр RG й надалі подається на шифратор CD, який перетворює його на  $n$ -розрядний двійковий вихідний код.

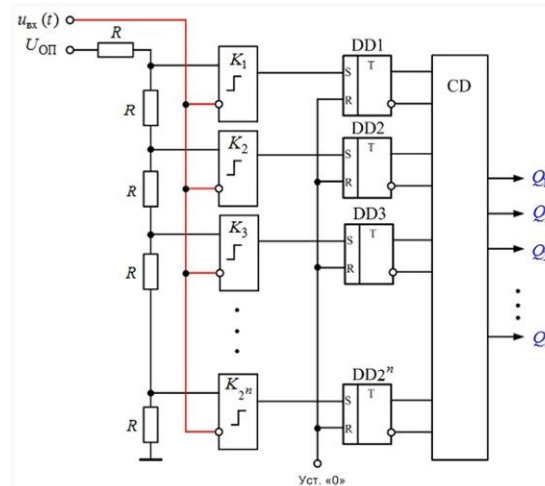


Рисунок 14.9 –Схема аналого-цифрового перетворювача паралельної дії

АЦП паралельної дії має **найбільшу швидкодію** на теперішній час, оскільки перетворення здійснюється за одну операцію порівняння:

Спосіб паралельного кодування іноді називають способом «миттєвого» кодування. Час затримки при передаванні сигналу від входу до виходу дорівнює сумі затримок компаратора і шифратора. Типовий час затримки 7...20 (нс). Паралельні перетворювачі, що випускаються промисловістю, мають від 16 до 256 рівнів квантування (від 4 до 8 розрядів вихідного коду). Для більшої кількості розрядів АЦП стає надто дорогим і громіздким. До недоліків цього типу АЦП відносяться значні апаратні затрати у випадку збільшення розрядності вихідного коду (велика кількість джерел опорної напруги і відповідних компараторів).

Компромiс між швидкодiєю i складнiстю схеми вирiшується у паралельно-послiдовних схемах ЦАП. **Паралельно-послiдовнi АЦП** мають пiдвищену розряднiсть, високу швидкодiю i прийнятну складнiсть. Принцип роботи АЦП цього типу ґрунтується на видокремленнi кiлькох самостiйних структур АЦП паралельної дії з наступним їх послiдовним увiмкненням. АЦП працює за декiлька тактiв. Наприклад, при видiленнi двох груп в структурi АЦП (рис. 14.10) перша здiйснює початкове грубе перетворення, формуючи старшi розряди вихiдного коду, а друга група – формує молодшi розряди.

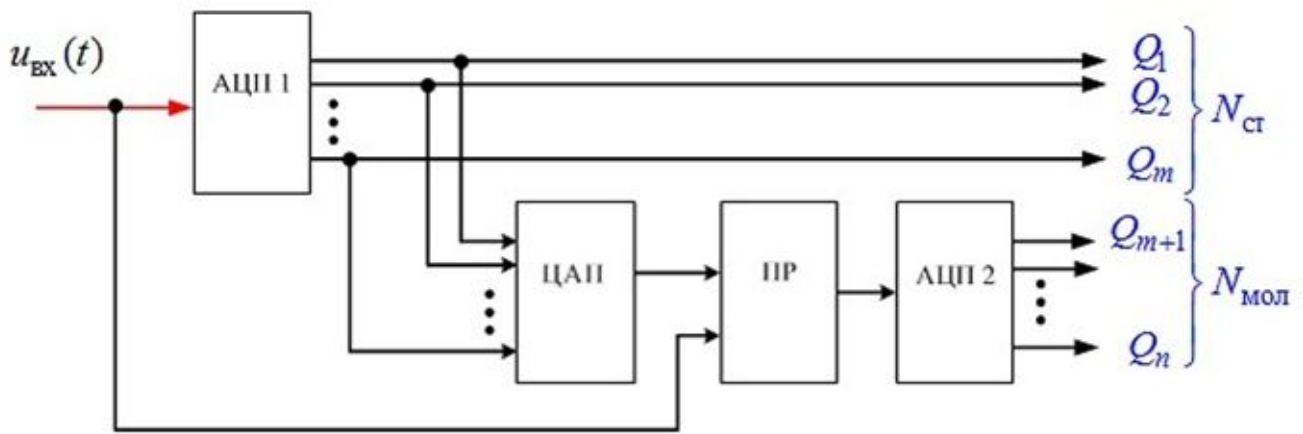


Рисунок 14.10 –Схема аналого-цифрового перетворювача паралельно-послідовної дії

АЦП паралельно-послідовної дії має меншу швидкодією порівняно з АЦП паралельної дії, але мають меншу кількість компараторів. Наприклад, для 6-розрядного паралельного АЦП потрібно  $2^6 = 64$  компаратори, а для АЦП паралельно-послідовної дії із двох груп  $2^3 + 2^2 = 16$ . Кількість каскадів в таких АЦП можна збільшувати, тому їх часто називають **багатокаскадними** або **конвеєрними**. Поділ на групи дає змогу при прийнятній складності збільшити кількість вихідних розрядів АЦП до 10-12

**Інтегруючі АЦП** можна поділити на основні види:

- АЦП з часо-імпульсним перетворенням;
- АЦП з частотно-імпульсним перетворенням;
- АЦП із статичним усередненням.

Один із найуживаніших – **АЦП з двотактним інтегруванням** (рис.14.11). Спочатку вхідний сигнал інтегрують протягом фіксованого інтервалу часу  $T_1$ , після чого інтегратор розряджають постійним струмом до тих пір, доки напруга на його виході не обнулиться. Час розряду пропорційний значенню вхідного сигналу. Цей час використовують для підрахунку тактових імпульсів фіксованої частоти за допомогою лічильника. Отримане число, яке пропорційне вхідному сигналу, є вихідним цифровим сигналом.

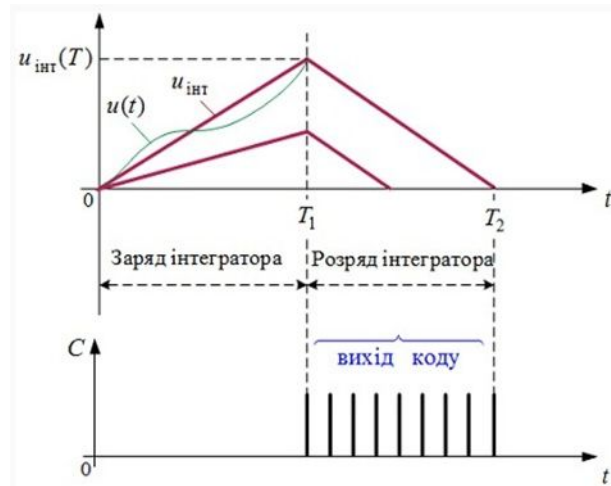


Рисунок 14.11 –Цикл двотактного АЦП

**Перевагою** інтегруючих АЦП є їхня висока **завадозахищеність**. Якщо на вхідний інформативний сигнал накладається гармонічна завада (від мережі живлення, власні шуми елементів), то при кратності часу інтегрування  $T_1$  періоду завади середнє значення завади наприкінці інтервалу інтегрування буде дорівнювати нулю. **Недоліками** інтегруючих АЦП є порівняно невисока швидкодія і робота з похибкою після перенавантаження великим вхідним сигналом

Принцип роботи АЦП з частотно-імпульсним перетворенням ґрунтується на попередньому перетворенні вхідної напруги на імпульси, частота слідування яких пропорційна величині вхідної напруги (рис. 14.12,а). За фіксований інтервал часу  $T$  лічильник підраховує кількість імпульсів і з виходу лічильника знімають цифровий код, еквівалентний вхідному сигналу. Спрощена структурна схема АЦП з частотно-імпульсним перетворенням наведена на рис. 14.12,б). Основною ланкою в цій схемі є перетворювач напруги на частоту (ПНЧ) (рис. 14.12,в).

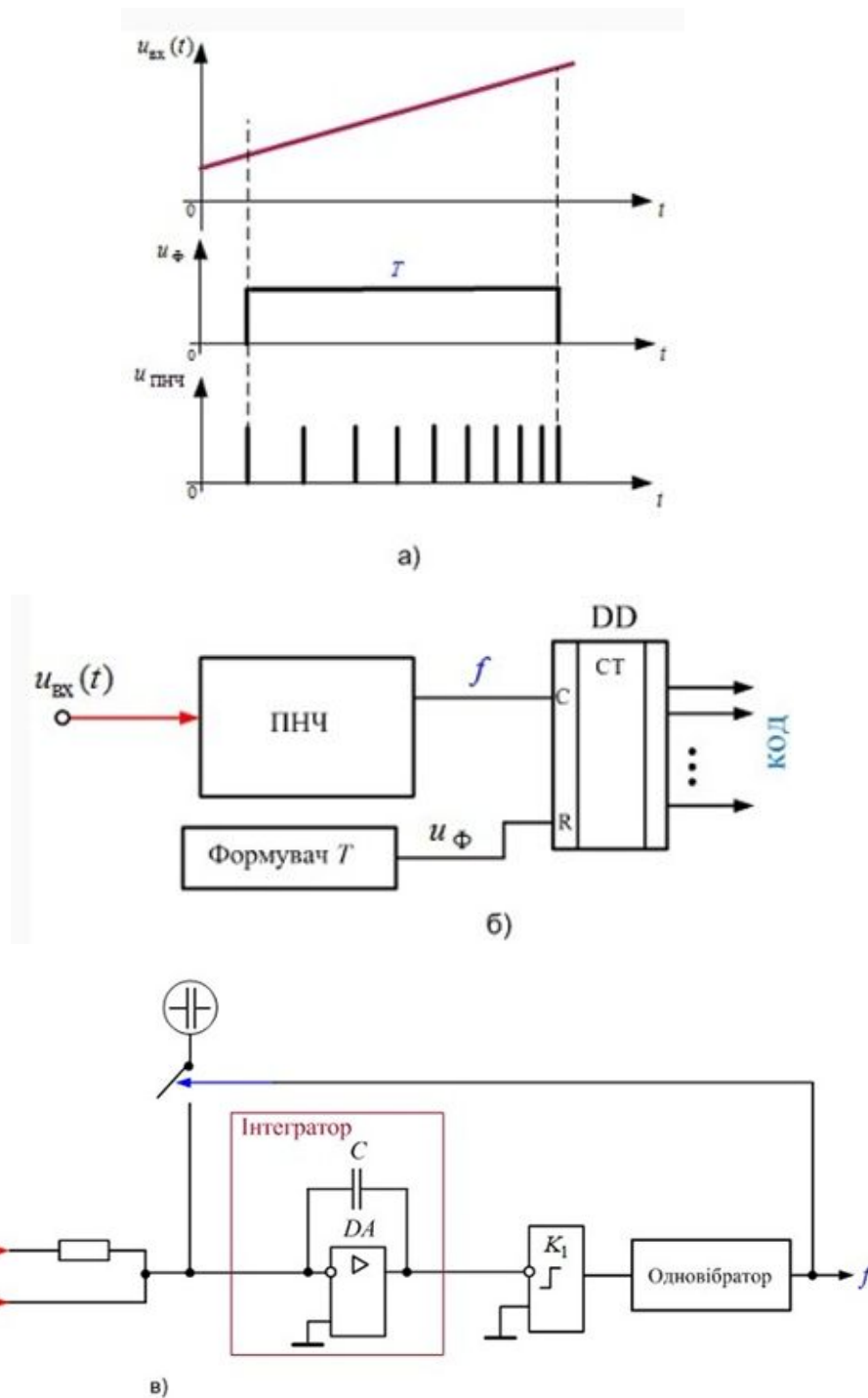


Рисунок 14.12 – Частотно-імпульсне перетворення: часові графіки (а), спрощена схема АЦП з частотно-імпульсним перетворенням (б), структурна схема перетворювача напруги на частоту з урівноваженням заряду (в)

**Статичні параметри** задають точність перетворення АЦП:

- **діапазон зміни вхідної напруги** становить до 10 В, а деякі АЦП допускають використання двополярного вхідного сигналу;
- **кількість розрядів вихідного цифрового коду** – кількість розрядів коду, який відображає вихідну аналогову величину (від 6 до 12 для різних типів АЦП).

Ряд АЦП допускають нарощування розрядності. Вихідним кодом АЦП найчастіше є двійковий. У інтегруючих АЦП застосовують двійко-десятковий код для сполучення з індикаторами і вимірювальними пристроями (для представлення кожного десяткового знака використовують чотири двійкові розряди). Використовують також обернений іі доповняльний коди;

– **роздільна здатність** – величина, обернена до максимального значення кодових комбінацій на виході АЦП. Наприклад, 10-розрядний АЦП має роздільну

$$\text{здатність } \frac{1}{2^{10}} = \frac{1}{1024} \approx 0,1\%;$$

– **похибки перетворення постійної напруги**. Під час перетворення напруги на цифровий код виконуються три незалежні операції: дискретизація, квантування і кодування. Дискретизація теоретично є оборотною операцією при застосуванні рівномірної дискретизації, якщо відліки обирані у моменти часу

$$t_n = T \cdot n, \text{ де } T = \frac{1}{2f_m} \text{ – період дискретизації, } f_m \text{ – максимальна частота в спектрі}$$

вихідного сигналу. Квантування являє собою необоротне перетворення, по суті округлення до найближчого цілого значення, тому супроводжується появою похибки  $\pm 0,5h$ , де  $h$  – крок квантування. На етапі кодування втрати інформації теоретично відсутні. Окрім розглянутих похибок, обумовлених самим алгоритмом аналого-цифрового перетворення, в реальних АЦП виникають похибки, які пов'язані з неідеальністю елементної бази пристрою, тобто інструментальні похибки.

- 1) **абсолютна похибка** – це відхилення вихідної напруги від розрахункової в кінцевій точці перетворення. Вимірюють похибку в одиницях молодшого розряду;
- 2) похибка **нелінійності** – це різниця реальної напруги, яка відповідає обраному значенню коду, і напруга, яка повинна відповідати обраному значенню коду у випадку ідеальної характеристики перетворення;
- 3) **диференціальна похибка** – це максимальне відхилення дійсного кроку квантування від його середнього значення;

– **діапазон вихідних сигналів**;

– **зміщення нульового рівня** – вхідна напруга для отримання нульового вихідного коду;

· та інші.

**Динамічні параметри** характеризують швидкодію АЦП:

– **час перетворення** – це інтервал часу від подачі вхідного коду до моменту, коли вихідний сигнал досягає сталого значення. Для одних типів АЦП час перетворення має незмінне значення, для інших – залежить від значення вхідного сигналу. Цей час визначає загальну швидкодію АЦП і залежить як від методу АЦ перетворення, так і від елементної бази. Найбільшу швидкодію мають АЦП паралельної дії на базі ЕЗЛ елементів (до 20 нс).

– **максимальна частота дискретизації** – це найбільша частота, з якою перетворення є можливим і задані параметри (наприклад, абсолютна похибка) відповідають номінальним;

– **динамічна похибка перетворення**;

· та інші.